

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-347628

(43)Date of publication of application : 15.12.2000

(51)Int.Cl.

G09G 3/36
G02F 1/133
G09F 9/30
G09G 3/20
H01L 27/146
H04N 5/335
H04N 5/66

(21)Application number : 11-155761

(71)Applicant : CASIO COMPUT CO LTD

(22)Date of filing : 02.06.1999

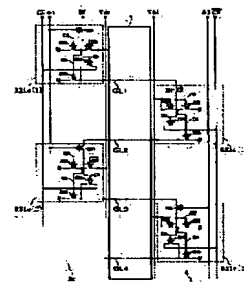
(72)Inventor : KANBARA MINORU
SASAKI MAKOTO

(54) DISPLAY DEVICE AND IMAGING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a display device and an imaging device capable of increasing an area ratio of the display element or the imaging element to a driver in relation between the display element or the imaging element and the driver for driving them, and of arranging a display element or an imaging element in an approximately center.

SOLUTION: A gate driver 2 for scanning gate lines GL1-GL2n of a liquid crystal display element 1 sequentially comprises an odd driver 2o and an even driver 2e. In the odd driver 2o, a first stage inputs a start signal IN and outputs a high level selection signal in accordance with a control signal $\Phi 1$, CK to the gate line GL1 on the first line. A j-th stage ($j=2-n$) inputs a signal supplied from the even driver 2e through the gate lines GL (2j-2) and outputs a high level selection signal to the gate lines GL (2j-1) in accordance with the control signal $\Phi 1$, CK. In the even driver 2e, each of the stages 2i ($i=1-n$) inputs a signal supplied from the odd driver 2o through the gate lines (2i-1) and outputs a high level selection signal to the gate lines GL2i in accordance with the control signal $\Phi 2$, CK.



LEGAL STATUS

[Date of request for examination]

14.04.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] Two or more display pixels which display the image corresponding to the status signal which has been arranged in the shape of a matrix and supplied, respectively, Two or more scan lines for being formed in the line writing direction of said matrix, and choosing said display pixel, The display device which is formed in the direction of a train of said matrix, and equips the display pixel corresponding to the scan line chosen with the data line for supplying a status signal, The selection signal outputted to the start signal from the outside or the even-numbered adjoining scan line is inputted. An odd number driver equipped with the stage which outputs a selection signal to the odd-numbered scan line according to the control signal supplied, respectively from the outside, On both sides of the display pixel of the shape of said matrix, counter with said odd number driver, it is formed, and the selection signal outputted to the start signal from the outside or the odd-numbered adjoining scan line is inputted. The display characterized by having the scan driver which consists of an even number driver equipped with the stage which outputs a selection signal to the even-numbered scan line according to the control signal supplied, respectively from the outside.

[Claim 2] Said odd number driver and said even number driver are a display according to claim 1 characterized by being formed on both sides of the display pixel of the shape of said matrix on the substrate with which the scan line of said display device is formed.

[Claim 3] The display according to claim 1 or 2 which accumulates the image data supplied from the outside per line of said matrix, and is characterized by having further the data driver which outputs the status signal corresponding to the this accumulated image data to the display pixel chosen by the selection signal from said scan driver through said data line.

[Claim 4] Said data driver is a display according to claim 3 characterized by coming to be formed on the substrate with which the data line of said display device is formed.

[Claim 5] As for said odd number driver, the 1st stage inputs the start signal from the outside. According to said control signal, the selection signal with which the selection signal was outputted to the 1st scan line, and the stage of eye watch (h+1) (h:1 or more integers) was outputted to the 2h position scan line is inputted. According to said control signal, a selection signal is outputted to the scan line of eye watch (2h+1). Said even number driver A display given in claim 1 characterized by for the h-th stage inputting the selection signal outputted to the scan line of eye watch (2h-1), and outputting a selection signal to a 2h position scan line according to said control signal thru/or any 1 term of 4.

[Claim 6] Said display device is equipped with 2i scan line (i:1 or more integers). Said scan driver It has the switch which outputs said start signal to either of the 1st stage of said odd number driver, and the i-th stage of said even number driver according to the control signal from the outside. Said odd number driver When said switch outputs said start signal to the 1st stage of said odd number driver, the 1st stage inputs said start signal. According to said control signal, the selection signal with which the selection signal was outputted to the 1st scan line, and the stage of eye watch (j+1) (integer from j:1 to i) was outputted to the 2j position scan line is inputted. According to said control signal, a selection signal is outputted to the scan line of eye watch (2j+1). When said switch outputs said start signal to the i-th step of stage of said even number driver, the j-th stage inputs the selection signal outputted to the

2j position scan line. According to said control signal, a selection signal is outputted to the scan line of eye watch (2j-1). Said even number driver When said switch outputs said start signal to the 1st step of stage of said odd number driver, the j-th stage inputs the selection signal outputted to the scan line of eye watch (2j-1). When a selection signal is outputted to a 2j position scan line and said switch outputs said start signal to the i-th stage of said even number driver according to said control signal, the i-th stage inputs said start signal. According to said control signal, the selection signal with which the selection signal was outputted to the 2i position scan line, and the k-th stage (integers from k:1 to (i-1)) was outputted to the scan line of eye watch (2k+1) is inputted. A display given in claim 1 characterized by outputting a selection signal to the k-th [2] scan line according to said control signal thru/or any 1 term of 4.

[Claim 7] The 1st and 2nd scan lines where the selection signal which chooses two or more display pixels and said display pixels is outputted, The 1st driver outputted to said 1st scan line by making into a selection signal the control signal supplied from the outside according to the input of the selection signal outputted to preparation *****, and a start signal or said 2nd scan line from the outside, On both sides of said display pixel, counter with said 1st driver, and it is arranged, and responds to the input of the selection signal outputted to a start signal or said 1st scan line from the outside. The display characterized by having the 2nd driver outputted to said 2nd scan line by making into a selection signal the control signal supplied from the outside.

[Claim 8] It is arranged in the shape of a matrix. Each Two or more image pick-up pixels which detect the luminous intensity by which incidence is carried out from the outside, Two or more scan lines for being formed in the line writing direction of said matrix, and choosing said image pick-up pixel, An image sensor equipped with the data line for outputting the image pick-up signal which it was formed in the direction of a train of said matrix, and was detected by the image pick-up pixel corresponding to the scan line chosen, The selection signal outputted to the start signal from the outside or the even-numbered adjoining scan line is inputted. An odd number driver equipped with the stage which outputs a selection signal to the odd-numbered scan line according to the control signal supplied, respectively from the outside, On both sides of the image pick-up pixel of the shape of said matrix, counter with said odd number driver, it is formed, and the selection signal outputted to the start signal from the outside or the odd-numbered adjoining scan line is inputted. Image pick-up equipment characterized by having the scan driver which consists of an even number driver equipped with the stage which outputs a selection signal to the even-numbered scan line according to the control signal supplied, respectively from the outside.

[Claim 9] Said odd number driver and said even number driver are image pick-up equipment according to claim 8 characterized by being formed on the substrate with which the scan line of said image sensor is formed on both sides of the image pick-up pixel of the shape of said matrix.

[Claim 10] Image pick-up equipment according to claim 8 or 9 characterized by having further the data driver which is detected by the image pick-up pixel chosen by said scan driver, reads the image pick-up signal outputted to said data line, and outputs corresponding image pick-up data outside.

[Claim 11] Said data driver is image pick-up equipment according to claim 10 characterized by coming to be formed on the substrate with which the data line of said image sensor is formed.

[Claim 12] As for said odd number driver, the 1st stage inputs the start signal from the outside. According to said control signal, the selection signal with which the selection signal was outputted to the 1st scan line, and the stage of eye watch (h+1) (h:1 or more integers) was outputted to the 2h position scan line is inputted. According to said control signal, a selection signal is outputted to the scan line of eye watch (2h+1). Said even number driver Image pick-up equipment given in claim 8 characterized by for the h-th stage inputting the selection signal outputted to the scan line of eye watch (2h-1), and outputting a selection signal to a 2h position scan line according to said control signal thru/or any 1 term of 11.

[Claim 13] Said image sensor is equipped with 2i scan line (i:1 or more integers). Said scan driver It has

the switch which outputs said start signal to either of the 1st stage of said odd number driver, and the i-th stage of said even number driver according to the control signal from the outside. Said odd number driver When said switch outputs said start signal to the 1st stage of said odd number driver, the 1st stage inputs said start signal. According to said control signal, the selection signal with which the selection signal was outputted to the 1st scan line, and the stage of eye watch (j+1) (integer from j:1 to i) was outputted to the 2j position scan line is inputted. According to said control signal, a selection signal is outputted to the scan line of eye watch (2j+1). When said switch outputs said start signal to the i-th step of stage of said even number driver, the j-th stage inputs the selection signal outputted to the 2j position scan line. According to said control signal, a selection signal is outputted to the scan line of eye watch (2j-1). Said even number driver When said switch outputs said start signal to the 1st step of stage of said odd number driver, the j-th stage inputs the selection signal outputted to the scan line of eye watch (2j-1). When a selection signal is outputted to a 2j position scan line and said switch outputs said start signal to the i-th stage of said even number driver according to said control signal, the i-th stage inputs said start signal. According to said control signal, the selection signal with which the selection signal was outputted to the 2i position scan line, and the k-th stage (integers from i:1 to (i-1)) was outputted to the scan line of eye watch (2k+1) is inputted. Image pick-up equipment given in claim 8 characterized by outputting a selection signal to the k-th [2] scan line according to said control signal thru/or any 1 term of 11.

[Claim 14] The 1st and 2nd scan lines where the selection signal which chooses two or more image pick-up pixels and said image pick-up pixels is outputted, The 1st driver outputted to said 1st scan line by making into a selection signal the control signal supplied from the outside according to the input of the selection signal outputted to preparation *****, and a start signal or said 2nd scan line from the outside, On both sides of said image pick-up pixel, counter with said 1st driver, and it is arranged, and responds to the input of the selection signal outputted to a start signal or said 1st scan line from the outside. Image pick-up equipment characterized by having the 2nd driver outputted to said 2nd scan line by making into a selection signal the control signal supplied from the outside.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the display and image pick-up equipment which are driven by line sequential selection.

[0002]

[Description of the Prior Art] The thing of a passive matrix and the thing of an active matrix are shown in the liquid crystal display which displays an image by two or more pixels arranged in the shape of a matrix. Among these, it is widely used from there being the description that the liquid crystal display

(TFT-liquid-crystal display) using TFT (Thin Film Transistor) as an active component for choosing a pixel for every line and writing in an image data signal has a quick response characteristic.

[0003] Drawing 11 is the block diagram showing the configuration of the conventional TFT-liquid-crystal indicating equipment. This liquid crystal display consists of the liquid crystal display component 51, a gate driver 52, a data driver 53, and a controller 54 so that it may illustrate.

[0004] Between the substrates of a couple, the liquid crystal display component 51 is what enclosed liquid crystal, and on the substrate of one of these, two or more pixel electrodes are formed in the shape of a matrix, the gate lines GL1-GLn (scan line) make it the line writing direction between pixels, and a data line DL makes the distraction in the direction of a train between pixels, and it is formed. Moreover, on this substrate, TFT51a by which the drain was connected to the data line DL and the source was connected to the pixel electrode for the gate on the gate lines GL1-GLn, respectively is formed corresponding to each pixel electrode.

[0005] On the substrate of another side of the liquid crystal display component 51, each of two or more pixel electrodes on the 1st substrate is countered, and the common electrode with which touch-down potential is impressed is formed. And pixel capacity 51b shown in an equal circuit is formed in drawing 11 with a pixel electrode, a common electrode, and liquid crystal in the meantime. And an image is displayed by changing the orientation condition of liquid crystal in the meantime by the electrical potential difference currently held at pixel capacity 51b.

[0006] In the liquid crystal display of drawing 11, the gate driver 52 and the data driver 53 are formed on the substrate.

[0007] In such a liquid crystal display, the liquid crystal display component 51, a gate driver 52, and the data driver 53 will be arranged on a panel 50, as shown in drawing 12. However, the side in which the gate driver 52 is laid among the neighborhoods of the panel 50 which surrounds the liquid crystal display component 51 by this arrangement since he is trying to arrange the liquid crystal display component 51 with sufficient balance in the center on a panel 50, and the side which counters are not desirable, considering the viewpoint that only the width of face which the gate driver 52 occupies extends from the liquid crystal display component 51, and enlarges a viewing area. On the other hand, in order to enlarge a viewing area, when it inclines toward those in whom the gate driver 52 does not form the liquid crystal display component 51 and has arranged on a panel 50, it is not desirable, considering the viewpoint of the location balance of the liquid crystal display component 51.

[0008] On the other hand, as shown in drawing 13 (the equal circuit of each pixel is omitted), the liquid crystal display which has 1st gate driver 52a which scans the odd-numbered gate line GL of the liquid crystal display component 51 in the odd number field, and 2nd gate driver 52b which scans the even-numbered gate line GL in the even number field is also known. In this case, as shown in drawing 14, the liquid crystal display component 51 comes to be able to perform the thing up [panel 50] mostly arranged in the center.

[0009] the signal transmitted here from the shift register 55 with which 1st gate driver 52a transmits a signal according to the clock signal of the control signals cnt1 from a controller 54, and the shift register 55 -- an output level -- adjusting -- the gate lines GL1 and GL3 of odd lines, and the output buffer 56 outputted to GLn-1 -- since -- it is constituted. the signal transmitted from the shift register 57 with which 2nd gate driver 52b transmits a signal according to the clock signal of the control signals cnt2 from a controller 54, and the shift register 57 -- an output level -- adjusting -- the gate lines GL2 and GL4 of even lines, and the output buffer 58 outputted to GLn -- since -- it is constituted.

[0010] However, in order to have to supply the control signals cnt1 and cnt2 which became independent of a controller 54, respectively in order to operate 1st gate driver 52a and 2nd gate driver 52b to different timing, the number of wiring will increase, and a liquid crystal display as shown in drawing 13 and drawing 14 will take an area at this rate. Moreover, since both 1st gate driver 52a and 2nd gate driver 52b are outputted from a half number of stages, respectively, using the gate driver 52 shown in drawing 11 as it is, they will require a double area compared with the display of drawing 11. And since

the output signal from shift registers 55 and 57 was outputted through output buffers 56 and 58, the area of the part of output buffers 56 and 58 had to be secured.

[0011] Such a problem was produced also in the indicating equipment equipped with display devices other than a liquid crystal display component, for example, an organic electroluminescence (electroluminescence) display device, and the driver which drives it, and the image sensor further equipped with the image sensor and the driver which drives it.

[0012]

[Problem(s) to be Solved by the Invention] In the relation between a display device or an image sensor, and the driver that drives it, the object of this invention enlarges the area rate to the driver of a display device or an image sensor, and is to offer the display and image pick-up equipment which can moreover arrange a display device or an image sensor in the center mostly.

[0013] Even if other objects of this invention arrange the driver for a scan so that it may counter through a display device or an image sensor, they are to offer the display and image pick-up equipment with which the class of control signal for controlling a driver does not increase.

[0014]

[Means for Solving the Problem] In order to attain the above-mentioned object, the display concerning the 1st viewpoint of this invention Two or more display pixels which display the image corresponding to the status signal which has been arranged in the shape of a matrix and supplied, respectively, Two or more scan lines for being formed in the line writing direction of said matrix, and choosing said display pixel, The display device which is formed in the direction of a train of said matrix, and equips the display pixel corresponding to the scan line chosen with the data line for supplying a status signal, The selection signal outputted to the start signal from the outside or the even-numbered adjoining scan line is inputted. An odd number driver equipped with the stage which outputs a selection signal to the odd-numbered scan line according to the control signal supplied, respectively from the outside, On both sides of the display pixel of the shape of said matrix, counter with said odd number driver, it is formed, and the selection signal outputted to the start signal from the outside or the odd-numbered adjoining scan line is inputted. It is characterized by having the scan driver which consists of an even number driver equipped with the stage which outputs a selection signal to the even-numbered scan line according to the control signal supplied, respectively from the outside.

[0015] In the above-mentioned indicating equipment, a scan driver separates to an odd number driver and an even number driver, and it is arranged so that a display device may be pinched, respectively. For this reason, since it is not necessary to prepare a useless field in order to be able to arrange a display device now in the center to a scan driver and to arrange a display device in the center, the large surface ratio to the driver of a display device can be taken.

[0016] It is also possible to arrange each stage of an odd number driver and each stage of an even number driver in by turns to a single tier, and to carry out direct continuation of each stage as a configuration of a scan driver. A scan driver will be arranged at one display device side (let this be a related technique). On the other hand, although the scan driver in the above-mentioned indicating equipment is arranged so that a display device may be pinched, it should supply only the same control signal only to an odd number driver or an even number driver substantially with the control signal supplied from the outside in order that the scan driver in a related technique may control the scan line of a display device. For this reason, the control unit for controlling the scan driver of the above-mentioned indicating equipment can be constituted like the case of a related technique, and is not complicated.

[0017] In addition, the direction where said one direction and the direction of a train cross at right angles the one direction of the matrix of a display pixel as the line writing direction in the above-mentioned display is meant, and the specific direction of [when the above-mentioned display is actually built into electronic equipment] is not meant.

[0018] In the above-mentioned indicating equipment, said odd number driver and said even number

driver shall be formed on both sides of the display pixel of the shape of said matrix on the substrate with which the scan line of said display device is formed.

[0019] Generally in a display device, the active component connected to the scan line corresponding to each display pixel for selection of a display pixel is formed. Moreover, generally an active component will be contained as a component of each stage of an odd number driver and an even number driver. For this reason, it becomes possible by forming an odd number driver and an even number driver on the same substrate as a display device as mentioned above to form a scan driver in the process which forms the active component of a display device.

[0020] The above-mentioned indicating equipment accumulates the image data supplied from the outside per line of said matrix, and is good also as what is further equipped with the data driver which outputs the status signal corresponding to the this accumulated image data to the display pixel chosen by the selection signal from said scan driver through said data line.

[0021] In this case, it shall come to form said data driver on the substrate with which the data line of said display device is formed.

[0022] Although an active component will generally be contained also as a component of a data driver, it becomes possible by forming a data driver on the same substrate as a display device as mentioned above to form a data driver in the process which forms the active component of a display device.

[0023] In the above-mentioned indicating equipment said odd number driver For example, the 1st stage inputs the start signal from the outside, and the selection signal with which the selection signal was outputted to the 1st scan line, and the stage of eye watch ($h+1$) ($h:1$ or more integers) was outputted to the 2h position scan line is inputted according to said control signal. According to said control signal, a selection signal shall be outputted to the scan line of eye watch ($2h+1$). Moreover, the h-th stage shall input the selection signal outputted to the scan line of eye watch ($2h-1$), and said even number driver shall output a selection signal to a 2h position scan line again according to said control signal.

[0024] In the above-mentioned display, said display device shall be equipped with $2i$ scan line ($i:1$ or more integers), and said scan driver shall be equipped with the switch which outputs said start signal to either of the 1st stage of said odd number driver, and the i-th stage of said even number driver according to the control signal from the outside. In this case, when said switch outputs said start signal to the 1st stage of said odd number driver, as for said odd number driver, the 1st stage inputs said start signal, for example. According to said control signal, the selection signal with which the selection signal was outputted to the 1st scan line, and the stage of eye watch ($j+1$) (integer from $j:1$ to i) was outputted to the $2j$ position scan line is inputted. According to said control signal, a selection signal is outputted to the scan line of eye watch ($2j+1$). When said switch outputs said start signal to the i-th step of stage of said even number driver, the j-th stage shall input the selection signal outputted to the $2j$ position scan line, and shall output a selection signal to the scan line of eye watch ($2j-1$) according to said control signal. Moreover, said even number driver inputs the selection signal with which the j-th stage was outputted to the scan line of eye watch ($2j-1$), when said switch outputs said start signal to the 1st step of stage of said odd number driver. When a selection signal is outputted to a $2j$ position scan line and said switch outputs said start signal to the i-th stage of said even number driver according to said control signal, the i-th stage inputs said start signal. According to said control signal, the selection signal with which the selection signal was outputted to the $2i$ position scan line, and the k-th stage (integers from $i:1$ to $(i-1)$) was outputted to the scan line of eye watch ($2k+1$) is inputted. According to said control signal, a selection signal shall be outputted to the k-th [2] scan line.

[0025] Other displays concerning the 1st viewpoint of this invention The 1st and 2nd scan lines where the selection signal which chooses two or more display pixels and said display pixels is outputted, The 1st driver outputted to said 1st scan line by making into a selection signal the control signal supplied from the outside according to the input of the selection signal outputted to preparation *****, and a start signal or said 2nd scan line from the outside, On both sides of said display pixel, counter with said 1st driver, and it is arranged, and responds to the input of the selection signal outputted to a start

signal or said 1st scan line from the outside. It is characterized by having the 2nd driver outputted to said 2nd scan line by making into a selection signal the control signal supplied from the outside.

[0026] Since while the signal for outputting a selection signal has been arranged on both sides of a display device is inputted into the driver of another side through a scan line from a driver according to this display, it is not necessary to prepare wiring in the signal list which controls the 1st and 2nd drivers separately, and space-saving-ization can be attained.

[0027] In order to attain the above-mentioned object, the image pick-up equipment concerning the 2nd viewpoint of this invention It is arranged in the shape of a matrix. Each Two or more image pick-up pixels which detect the luminous intensity by which incidence is carried out from the outside, Two or more scan lines for being formed in the line writing direction of said matrix, and choosing said image pick-up pixel, An image sensor equipped with the data line for outputting the image pick-up signal which it was formed in the direction of a train of said matrix, and was detected by the image pick-up pixel corresponding to the scan line chosen, The selection signal outputted to the start signal from the outside or the even-numbered adjoining scan line is inputted. An odd number driver equipped with the stage which outputs a selection signal to the odd-numbered scan line according to the control signal supplied, respectively from the outside, On both sides of the image pick-up pixel of the shape of said matrix, counter with said odd number driver, it is formed, and the selection signal outputted to the start signal from the outside or the odd-numbered adjoining scan line is inputted. It is characterized by having the scan driver which consists of an even number driver equipped with the stage which outputs a selection signal to the even-numbered scan line according to the control signal supplied, respectively from the outside.

[0028] With the above-mentioned image pick-up equipment, a scan driver separates to an odd number driver and an even number driver, and it is arranged so that an image sensor may be inserted, respectively. For this reason, since it is not necessary to prepare a useless field in order to be able to arrange an image sensor now in the center to a scan driver and to arrange an image sensor in the center, the large surface ratio to the driver of an image sensor can be taken.

[0029] It is also possible to arrange each stage of an odd number driver and each stage of an even number driver in by turns to a single tier, and to carry out direct continuation of each stage as a configuration of a scan driver. A scan driver will be arranged at one image sensor side (let this be a related technique). On the other hand, although the scan driver in the above-mentioned image pick-up equipment is arranged so that an image sensor may be inserted, it should supply only the same control signal only to an odd number driver or an even number driver substantially with the control signal supplied from the outside in order that the scan driver in a related technique may control the scan line of an image sensor. For this reason, the control unit for controlling the scan driver of the above-mentioned image pick-up equipment can be constituted like the case of a related technique, and is not complicated.

[0030] In addition, the line writing direction in the above-mentioned image pick-up equipment means the direction where said one direction and the direction of a train cross at right angles the one direction of the matrix of an image pick-up pixel, and does not mean the specific direction of [when the above-mentioned image pick-up equipment is actually built into electronic equipment].

[0031] In the above-mentioned image pick-up equipment, said odd number driver and said even number driver shall be formed on the substrate with which the scan line of said image sensor is formed on both sides of the image pick-up pixel of the shape of said matrix.

[0032] Generally in an image sensor, the active component connected to the scan line corresponding to each image pick-up pixel for selection of an image pick-up pixel is formed. Moreover, generally an active component will be contained as a component of each stage of an odd number driver and an even number driver. For this reason, it becomes possible by forming an odd number driver and an even number driver on the same substrate as an image sensor as mentioned above to form a scan driver in the process which forms the active component of an image sensor.

[0033] The above-mentioned image pick-up equipment is good also as what is further equipped with the data driver which is detected by the image pick-up pixel chosen by said scan driver, reads the image pick-up signal outputted to said data line, and outputs corresponding image pick-up data outside.

[0034] In this case, it shall come to form said data driver on the substrate with which the data line of said image sensor is formed.

[0035] Although an active component will generally be contained also as a component of a data driver, it becomes possible by forming a data driver on the same substrate as an image sensor as mentioned above to form a data driver in the process which forms the active component of an image sensor.

[0036] In the above-mentioned image pick-up equipment said odd number driver For example, the 1st stage inputs the start signal from the outside, and the selection signal with which the selection signal was outputted to the 1st scan line, and the stage of eye watch ($h+1$) ($h:1$ or more integers) was outputted to the $2h$ position scan line is inputted according to said control signal. According to said control signal, a selection signal shall be outputted to the scan line of eye watch ($2h+1$). Moreover, the h -th stage shall input the selection signal outputted to the scan line of eye watch ($2h-1$), and said even number driver shall output a selection signal to a $2h$ position scan line according to said control signal.

[0037] In the above-mentioned image pick-up equipment, said image sensor shall be equipped with $2i$ scan line ($i:1$ or more integers), and said scan driver shall be equipped with the switch which outputs said start signal to either of the 1st stage of said odd number driver, and the i -th stage of said even number driver according to the control signal from the outside. In this case, when said switch outputs said start signal to the 1st stage of said odd number driver, as for said odd number driver, the 1st stage inputs said start signal, for example. According to said control signal, the selection signal with which the selection signal was outputted to the 1st scan line, and the stage of eye watch ($j+1$) (integer from $j:1$ to i) was outputted to the $2j$ position scan line is inputted. According to said control signal, a selection signal is outputted to the scan line of eye watch ($2j+1$). When said switch outputs said start signal to the i -th step of stage of said even number driver, the j -th stage shall input the selection signal outputted to the $2j$ position scan line, and shall output a selection signal to the scan line of eye watch ($2j-1$) according to said control signal. Moreover, said even number driver inputs the selection signal with which the j -th stage was outputted to the scan line of eye watch ($2j-1$), when said switch outputs said start signal to the 1st step of stage of said odd number driver. When a selection signal is outputted to a $2j$ position scan line and said switch outputs said start signal to the i -th stage of said even number driver according to said control signal, the i -th stage inputs said start signal. According to said control signal, the selection signal with which the selection signal was outputted to the $2i$ position scan line, and the k -th stage (integers from $i:1$ to $(i-1)$) was outputted to the scan line of eye watch ($2k+1$) is inputted. According to said control signal, a selection signal shall be outputted to the k -th [2] scan line.

[0038] Moreover, the 1st and 2nd scan lines where the selection signal which chooses two or more image pick-up pixels and said image pick-up pixels is outputted in other image pick-up equipments of this invention, The 1st driver outputted to said 1st scan line by making into a selection signal the control signal supplied from the outside according to the input of the selection signal outputted to preparation ***** , and a start signal or said 2nd scan line from the outside, On both sides of said image sensor, counter with said 1st driver, and it is arranged, and responds to the input of the selection signal outputted to a start signal or said 1st scan line from the outside. It is characterized by having the 2nd driver outputted to said 2nd scan line by making into a selection signal the control signal supplied from the outside.

[0039] Since while the signal for outputting a selection signal has been arranged on both sides of an image sensor is inputted into the driver of another side through a scan line from a driver according to this image pick-up equipment, it is not necessary to prepare wiring in the signal list which controls the 1st and 2nd drivers separately, and space-saving-ization can be attained.

[0040]

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained with

reference to an accompanying drawing.

[0041] [Gestalt of the 1st operation] drawing 1 is the block diagram showing the configuration of the liquid crystal display concerning the gestalt of this operation. This liquid crystal display consists of the liquid crystal display component 1, a gate driver 2 which consists of odd number driver 2o and even number driver 2e, a data driver 3, and a controller 4 so that it may illustrate.

[0042] Between the substrates of a couple, the liquid crystal display component 1 is what enclosed liquid crystal, and on the substrate (henceforth the 1st substrate) of one of these, two or more pixel electrodes are formed in the shape of a matrix, 2nthe gate line GL1 – GL2n (scan line) (n:1 or more integers) make it the line writing direction between pixels, and a data line DL makes the distraction in the direction of a train between pixels, and it is formed. Moreover, on the 1st substrate, TFT1a as an active component by which the drain was connected to the data line DL and the source was connected to the pixel electrode for the gate at the gate line GL1 – GL2n, respectively is formed corresponding to each pixel electrode.

[0043] Each of two or more pixel electrodes on the 1st substrate is countered, and the common electrode with which the common potential Vcom is impressed is formed in the substrate (henceforth the 2nd substrate) of another side of the liquid crystal display component 1. And pixel capacity 1b shown in an equal circuit is formed in drawing 1 with the pixel electrode on the 1st substrate, the common electrode on the 2nd substrate, and liquid crystal in the meantime. And an image is displayed by changing the orientation condition of liquid crystal in the meantime by the electrical potential difference currently held at pixel capacity 1b.

[0044] A gate driver 2 consists of odd number driver 2o for scanning the gate lines GL1 and GL3 of odd lines, and ..., and even number driver 2e for scanning the gate lines GL2 and GL4 of even lines, and ... Each of odd number driver 2o and even number driver 2e is formed on the 1st substrate which constitutes the liquid crystal display component 1, and is mutually connected through the gate lines GL1–GL (2n–1).

[0045] The start signal IN mentioned later and control signals phi1 and CK are supplied to odd number driver 2o from a controller 4. The control signal phi 2, **CK (** expresses a logical NOT.) which are later mentioned to even number driver 2e on the other hand the following — being the same — it is supplied from a controller 4. These control signals CK and **CK are outputted to the gate line GL1 – GL2n as a selection signal. In addition, about the detailed circuitry of a gate driver 2, it mentions later in detail.

[0046] The data driver 3 carries out sequential are recording of the image data IMG supplied from the controller 4, and outputs the data signal of the electrical potential difference corresponding to the image data IMG accumulated in the place which accumulated the image data IMG for one line according to the control signal cnt from a controller 4 on the data line DL of the liquid crystal display component 1.

[0047] a controller 4 carries out reading appearance of the image which developed the image to internal frame memory 4fm based on the information received from the exterior, and was developed to frame memory 4fm one by one, and supplies it to the data driver 3 as image data IMG. A controller 4 generates the control signal cnt for controlling actuation of the control signals phi1, phi2, and CK for controlling the start signal IN for starting actuation of a gate driver 2, and actuation of a gate driver 2 again, **CK, and the data driver 3, and outputs it to predetermined timing, respectively.

[0048] Next, arrangement of the liquid crystal display component 1, a gate driver 2, and the data driver 3 is explained with reference to drawing 2 . As shown in drawing 2 , in a panel 10, odd number driver 2o is arranged on the left-hand side of the liquid crystal display component 1, and even number driver 2e is arranged on right-hand side. Moreover, the data driver 3 is arranged at the liquid crystal display component 1 upside. And wiring for supplying the signal from a controller 4 to these locations in a panel that are not formed will be formed, and the liquid crystal display component 1 will be arranged in the center of a panel 10.

[0049] In addition, the outline configuration of the gate driver 2 is carried out to the liquid crystal display

component 1 having TFT1a currently formed in the shape of a matrix on the 1st substrate with wiring which connects it to two or more TFT(s) so that it may mention later. For this reason, a gate driver 2 can be formed in the process which forms TFT1a of the liquid crystal display component 1. Moreover, generally, since the data driver 3 also contains TFT as the component, it can be simultaneously formed in the manufacture process of the liquid crystal display component 1.

[0050] Next, the circuitry of a gate driver 2 is explained in detail with reference to drawing 3. As shown in drawing 3, each stage RS1 of each stage RS1o (i) and even number driver 2e of odd number driver 2o e (i) is equipped with TFT 201–205 of five n channel molds, respectively (however, $i = 1, 2, \dots, n$). The semi-conductor layer of TFT 201–205 is constituted by an amorphous silicon or polysilicon.

[0051] However, the signals supplied to the gate of TFT201 and the drain of TFT204 differ mutually by each stage RS1 of each stage RS1o (i) and even number driver 2e of odd number driver 2o e (i). That is, in each stage RS1 of odd number driver 2o o (i), a control signal ϕ_1 is supplied to the gate of TFT201, and a control signal CK is supplied to the drain of TFT204 from a controller 4, respectively. In each stage RS1 of even number driver 2e e (i), a control signal ϕ_2 is supplied to the gate of TFT201, and control signal \overline{CK} is supplied to the drain of TFT204 from a controller 4, respectively.

[0052] In addition, when a control signal CK is a low level, a control signal ϕ_2 starts by turns, respectively, when a control signal CK is high level (that is, control signal \overline{CK} low level), and as for a control signal ϕ_1 , the high-level electrical potential difference is impressed to the gate of TFT201 of odd number driver 2o, and the gate of TFT201 of even number driver 2e, respectively.

[0053] Hereafter, the configuration and function of odd number driver 2o are explained by making 1st step RS1 of odd number driver 2o o (1) into an example.

[0054] In 1st step RS1 of odd number driver 2o o (1), a control signal ϕ_1 is impressed to the gate of TFT201, and the start signal IN is supplied to a drain. The wiring capacity C2 and C4 by which the gate of TFT201 is formed in wiring between the source of TFT201 and the gate of TFT 202 and 204 of the current which flows between the drain–source at the time of ON, respectively is charged. The wiring capacity C2 and C4 is held at high level after TFT201 was turned off until a control signal ϕ_1 is impressed to a degree and TFT201 is turned on.

[0055] Reference voltage Vdd is impressed to the gate and the drain of TFT203, and TFT203 has always become an ON state. When the wiring capacity C2 is not charged but TFT202 is turned off, reference voltage Vdd is charged by the wiring capacity C5 currently formed in wiring between the gates of TFT205. If the wiring capacity C2 is charged, TFT202 will be turned on and a penetration current will flow between the drain–sources of TFT202. Although it may not become that the discharge of the wiring capacity C5 is carried out thoroughly since TFT 202 and 203 is considering as the so-called EE mold configuration at this time, and TFT203 does not become perfect off resistance, it becomes an electrical potential difference sufficiently lower than the threshold voltage V_{th} of TFT205, and TFT205 is turned off.

[0056] Since a control signal ϕ_1 is a low level and TFT201 is an OFF state at this time, the condition that the wiring capacity C4 is charged by the start signal IN is held. The control signal CK is supplied to the drain of TFT204, if a control signal CK becomes high-level in timing T1, a current will flow between the drain–sources of TFT204 and a high-level selection signal will be outputted to the gate line GL1 of the 1st line of the liquid crystal display component 1. At this time, since the charge up of the parasitic capacitance of the gate dielectric film between the gate–sources of TFT204 and the gate dielectric film between gate–drains is carried out so that the selection–signal potential outputted is high, the charge electrical potential difference of capacity C4 becomes high, and the selection signal of TFT204 can be attained to saturation voltage. This high-level selection signal is supplied to 1st step RS1 of even number driver 2e e (1) through the gate line GL1.

[0057] Then, a control signal CK serves as a low level, and the output of the high-level selection signal to the gate line GL1 of the liquid crystal display component 1 is suspended. In addition, if a control signal ϕ_1 next becomes high-level again, the discharge of the wiring capacity C2 and C4 is carried out, the

wiring capacity C5 will be further charged for TFT 202 and 204 by the OFF state, and TFT205 will be in an ON state. For this reason, the potential of the gate line GL1 of the 1st line does not become high-level to the following frame.

[0058] In addition, the actuation in other stage RS1e (i) of odd number driver 2o is substantially [as 1st step RS1of odd number driver 2o o (1)] the same, if the start signal IN is changed to a signal from the gate line GL2 (i-1). moreover, the actuation in each stage RS1of even number driver 2e e (i) — if a control signal phi 1 is changed to a control signal phi 2 and a control signal CK is changed for the start signal IN to a signal from gate line GL2i-1 at **CK, respectively, it is substantially [as 1st step RS1of odd number driver 2o o (1)] the same.

[0059] Hereafter, actuation of the gate driver 2 shown by the timing chart of drawing 4 is explained as a core about actuation of the liquid crystal display concerning the gestalt of this operation.

[0060] The high-level start signal IN is supplied to the drain of TFT201 of 1st step RS1o (1) and (calling it hereafter the 1st step of odd number) of odd number driver 2o from a controller 4 between T1 from timing T0. Next, a fixed period between T1 and a control signal phi 1 start from timing T0, and TFT201 of each stage RS1o (i) of odd number driver 2o is turned on. Thereby, the wiring capacity C2 and C4 of the 1st step of odd number is charged, and the signal level becomes high-level.

[0061] At this time, the potential of the gate of TFT202 of the 1st step of odd number becomes high-level, and TFT202 of the 1st step of odd number turns on. When TFT202 of the 1st step of odd number is OFF, although the signal level of the wiring capacity C5 is high-level, when TFT202 of the 1st step of odd number turns on, the reference voltage Vdd currently supplied through TFT203 of the 1st step of odd number is dropped on a ground with the reference voltage Vdd currently supplied through TFT203 of the 1st step of odd number. That is, the discharge of the wiring capacity C5 of the 1st step of odd number is carried out, the signal level turns into a low level, and TFT205 of the 1st step of odd number turns off.

[0062] Moreover, the potential of the gate of TFT204 of the 1st step of odd number becomes high-level simultaneously, and TFT204 of the 1st step of odd number is also turned on. Thus, next, a control signal phi 1 starts from timing T2 between T3, and the condition that high level and the signal level of the wiring capacity C5 are [the signal level of the wiring capacity C2 and C4 of the 1st step of odd number] a low level continues until the discharge of the wiring capacity C2 and C4 is carried out through TFT201 of the 1st step of odd number.

[0063] Next, in timing T1, a control signal CK becomes high-level. Here, the selection signal OUT1 with TFT204 of the 1st step of odd number high-level from the 1st step of odd number since ON and TFT205 of the 1st step of odd number are off is outputted to the gate line GL1 of the 1st line. Here, if the gate voltage of TFT204 of the 1st step of odd number becomes higher with the parasitic capacitance of TFT204 of the 1st step of odd number and the high-level electrical potential difference of a control signal CK is set to VH, the electrical potential difference outputted from TFT204 of the 1st step of odd number will be saturated, and will be mostly outputted to the gate line GL1 as a selection signal OUT1 on an electrical potential difference VH, without hardly decreasing. The selection signal OUT1 currently outputted to the gate line GL1 will serve as a low level, if a control signal CK changes to a low level to timing T2.

[0064] Between timing T1-T2, if the potential of the gate line GL1 becomes high-level, TFTof 1st line1a of the liquid crystal display component 1 turns on. At this time, the data driver 3 outputs the status signal corresponding to the image data IMG of the 1st line incorporated between timing T0-T1 to each data line DL according to the control signal cnt from a controller 4. This status signal is that the orientation condition of liquid crystal in the meantime changes according to the status signal written in and written in pixel capacity of 1st line 1b through turned-on TFT1a, and the image corresponding to a status signal is displayed.

[0065] In addition, even if a control signal phi 1 starts from timing T0 between T1, the high-level signal is not supplied to the drain of TFT201 of 2nd step or subsequent ones RSof odd number driver 2o 1o (2),

RS1o (3), and ... For this reason, 2nd step or subsequent ones RSof odd number driver 2o 1o (2), RS1o (3), and the wiring capacity C2 and C4 of ... are not charged at this time. Therefore, the selection signal 3 and OUT 5 and ... which are outputted to the gate lines GL3 and GL5 and ... from these are still a low level.

[0066] Moreover, the high-level selection signal OUT1 of the gate line GL1 of the 1st line of the liquid crystal display component 1 is supplied to the drain of TFT201 of 1st step RS1e (1) and (calling it hereafter the 1st step of even number) of even number driver 2e between timing T1-T2. If a fixed period between timing T1-T2 and a control signal phi 2 start, TFT201 of each stage RS1e (i) of even number driver 2e is turned on. Thereby, the wiring capacity C2 and C4 of the 1st step of even number is charged, and the signal level becomes high-level.

[0067] At this time, the potential of the gate of TFT202 of the 1st step of even number becomes high-level, and TFT202 of the 1st step of even number turns on. When TFT202 of the 1st step of even number is OFF, although the signal level of the wiring capacity C5 is high-level, when TFT202 of the 1st step of even number turns on, the reference voltage Vdd currently supplied through TFT203 of the 1st step of even number is dropped on a ground with the reference voltage Vdd currently supplied through TFT203 of the 1st step of even number. That is, the discharge of the wiring capacity C5 of the 1st step of even number is carried out, the signal level turns into a low level, and TFT205 of the 1st step of even number turns off.

[0068] Moreover, the potential of the gate of TFT204 of the 1st step of even number becomes high-level simultaneously, and TFT204 of the 1st step of even number is also turned on. Thus, next, a control signal phi 2 starts from timing T3 between T four, and the condition that high level and the signal level of the wiring capacity C5 are [the signal level of the wiring capacity C2 and C4 of the 1st step of even number] a low level continues until the discharge of the wiring capacity C2 and C4 is carried out through TFT201 of the 1st step of even number.

[0069] Next, in timing T2, control signal **CK becomes high-level. Here, the selection signal OUT2 with TFT204 of the 1st step of even number high-level from the 1st step of even number since ON and TFT205 of the 1st step of even number are off is outputted to the gate line GL2 of the 2nd line. Here, if the gate voltage of TFT204 of the 1st step of even number becomes higher with the parasitic capacitance of TFT204 of the 1st step of even number and the high-level electrical potential difference of control signal **CK is set to VH, the electrical potential difference outputted from TFT204 of the 1st step of even number will be saturated, and will be mostly outputted to the gate line GL2 as a selection signal OUT2 on an electrical potential difference VH, without hardly decreasing. The selection signal OUT1 currently outputted to the gate line GL2 will serve as a low level, if control signal **CK changes to a low level by timing T3.

[0070] Between timing T2 - T3, if the potential of the gate line GL2 becomes high-level, TFTof 2nd line1a of the liquid crystal display component 1 turns on. At this time, the data driver 3 outputs the status signal corresponding to the image data IMG of the 2nd line incorporated between timing T1-T2 to each data line DL according to the control signal cnt from a controller 4. This status signal is that the orientation condition of liquid crystal in the meantime changes according to the status signal written in and written in pixel capacity of 2nd line 1b through turned-on TFT1a, and the image corresponding to a status signal is displayed.

[0071] In addition, even if a control signal phi 3 starts from timing T2 between T3, the high-level signal is not supplied to the drain of TFT201 of 2nd step or subsequent ones RSof even number driver 2e 1e (2), RS1e (3), and ... For this reason, 2nd step or subsequent ones RSof even number driver 2e 1e (2), RS1e (3), and the wiring capacity C2 and C4 of ... are not charged at this time. Therefore, the selection signal 4 and OUT 6 and ... which are outputted to the gate lines GL4 and GL6 and ... from these are still a low level.

[0072] Hereafter, the selection signal OUT1 outputted to the gate line GL1 - GL2n to Timing T (2n+1) - OUT2n become high-level similarly. And the start signal IN is similarly supplied to 1st step RS1of odd

number driver 2o o (1) from a controller 4 to the timing T0 of the next vertical period, and the same processing is repeated.

[0073] In addition, even if control signals phi1 or phi2 start, a signal high-level to the drain of TFT201 is not supplied to stage RS2 of stage RS1o (i) or even number driver 2e of odd number driver 2o which passed over period when selection signal OUTi already outputted in 1 vertical period 1V becomes high-level e (i). Therefore, the wiring capacity C2 and C4 will not be charged, and, as for the gate line GL1 – GL2n, sequential selection of a gap or every 1 will be made within 1 vertical period.

[0074] Here, the gate driver which consists of a shift register of a configuration of having arranged substantially each stage of the above-mentioned odd number driver 2o and each stage of even number driver 2e to the single tier as a related technique is shown in drawing 5 .

[0075] In the gate driver shown in drawing 5 , although the configuration of each stage RS2o (1), RS2e (1), and ... is the same as that of what was shown in drawing 3 , although the output signal of odd level RS2o (1) is outputted to the gate line GL1 of a liquid crystal display component, it is inputted into even level RS2e (1) as the input signal through the gate line GL1, for example. This gate driver operates like the gate driver shown in drawing 2 according to the timing chart of drawing 4 . For this reason, the level of the output signal from each stage RS2o (1), RS2e (1), and ... does not decline.

[0076] However, in the liquid crystal display which applied this gate driver, arrangement with the liquid crystal display component and gate driver on a panel becomes being the same as that of what was shown in drawing 12 of the conventional example. Therefore, on the other hand, what [not] is desirable, considering the viewpoint of the magnitude of a viewing area but in order to enlarge a viewing area, when it inclines toward those in whom this gate driver does not form the liquid crystal display component and has arranged on a panel, it will not become desirable, considering the viewpoint of the location balance of a liquid crystal display component.

[0077] As explained above, with the liquid crystal display concerning the gestalt of this operation, it divided into odd number driver 2o which scans the odd-numbered gate lines GL1 and GL3 and ... for a gate driver 2, and even number driver 2e which operates the even-numbered gate lines GL2 and GL4 and ..., and each is arranged so that the liquid crystal display component 1 may be pinched. Furthermore, since the level of a control signal CK or control signal **CK is outputted through an output buffer as the selection signal OUT1 outputted to the gate line GL1 – GL2n as it is – OUT2n, odd number driver 2o and even number driver 2e do not need to require an output buffer. For this reason, when a gate driver 2 is formed on the 1st substrate with which the pixel electrode of the liquid crystal display component 1 etc. is formed, a viewing area can be arranged with sufficient balance in the center, with the large field (viewing area) of a pixel electrode taken.

[0078] Moreover, the gate driver 2 which consists of the above-mentioned odd number driver 2o and even number driver 2e can be driven if the same control signal as the control signal supplied to the gate driver arranged only at the one side of the liquid crystal display component 1 shown in drawing 5 as a related technique is supplied from a controller 4. For this reason, the number of the control terminals which do not complicate the configuration of a controller 4 and connect a controller 4 and a gate driver 2 is not made to increase compared with the gate driver shown in drawing 5 , either.

[0079] Furthermore, in the liquid crystal display concerning the gestalt of this operation, the level of the control signal CK supplied to odd number driver 2o or each stage RS1 of even number driver 2e o (i), and RS1e (i) from a controller 4 or control signal **CK can be outputted as the selection signal OUT1 outputted to the gate line GL1 – GL2n as it is – OUT2n. For this reason, even if it applies to the high definition liquid crystal display component 1 and the number of stages of a gate driver 2 increases, the output-signal level from each stage does not decline.

[0080] Furthermore, in the liquid crystal display concerning the gestalt of this operation, the gate driver 2 which consists of odd number driver 2o and even number driver 2e consists of a circuit which combined TFT 201–204 substantially, and is formed on the 1st substrate of the liquid crystal display component 1. For this reason, since a gate driver 2 can be formed in the same process as forming TFT

on the 1st substrate of the liquid crystal display component 1, manufacture manday of the whole liquid crystal display component can be lessened, and a manufacturing cost can be made low.

[0081] [the gestalt of the 2nd operation] -- the whole liquid crystal display configuration concerning the gestalt of this operation is almost the same as what was shown with the gestalt of the 1st operation (drawing 1). Moreover, it is substantially [as what also showed the arrangement on the panel of the liquid crystal display component 1, odd number driver 2o, even number driver 2e, and the data driver 4 with the gestalt of the 1st operation (drawing 1)] the same.

[0082] However, in the liquid crystal display concerning the gestalt of this operation, the configuration of a gate driver 2 differs from the thing of the gestalt of the 1st operation. Moreover, the control signal phi 3 which the control signal phi 4 later mentioned further to odd number driver 2o mentions later further to even number driver 2e is supplied from a controller 4, respectively.

[0083] Drawing 6 is drawing showing the circuitry of the gate driver 2 in the gestalt of this operation. In each stage of this gate driver 2, TFT206 is added to what was shown with the gestalt of the 1st operation (drawing 5 R> 5), and a gate driver 2 has one TFT207 prepared apart from each stage.

[0084] TFT207 is turned on when a control signal phi 3 is high-level, and it supplies the start signal IN supplied from the controller 4 to the wiring capacity C2 and C4 of n-th step RS2e (n) of even number driver 2e. And if control signal **CK becomes high-level, selection-signal OUT2n of this level will be substantially outputted to gate line GL2n from the last stage RS 2 (n) with control signal **CK. If a control signal phi 4 becomes high-level when gate line GL2n is high-level by selection-signal OUT2n, TFT206 of n-th step RS2o (n) of odd number driver 2o will turn on, and the wiring capacity C2 and C4 of n-th step RS2o (n) will be charged.

[0085] The control signal phi 3 outputted from a controller 4 makes TFT206 of each stage RS2e (i) (however, i integer from 1 to n) of even number driver 2e turn on, and charges the wiring capacity C2 and C4 of the i-th step of even number driver 2e with the selection signal OUT (2i+1) or the start signal IN currently outputted to the gate line GL (2i+1). And the control signal phi 4 outputted from a controller 4 makes TFT206 of each stage RS2o (i) of odd number driver 2o turn on, and charges the wiring capacity C2 and C4 of the i-th step of odd number driver 2o by selection-signal OUT2i currently outputted to gate line GL2i.

[0086] Hereafter, actuation of the gate driver 2 in the gestalt of this operation is explained. With the gestalt of this operation, a gate driver 2 can operate to the both sides of the forward direction and hard flow according to control signals phi1, phi2, phi3, and phi4. Hereafter, it divides into each of the forward direction and hard flow, and actuation of a gate driver 2 is explained.

[0087] First, forward direction actuation is explained with reference to the timing chart of drawing 7 . Control signals phi3 and phi4 always serve as a low level so that it may illustrate. For this reason, TFT 206 and 207 is always turned off and actuation of the gate driver 2 in this case becomes the same substantially with the thing in the gestalt of the 1st operation shown in drawing 4 .

[0088] Next, hard flow actuation is explained with reference to the timing chart of drawing 8 . Control signals phi1 and phi2 always serve as a low level so that it may illustrate. The timing from which control signals phi3 and phi4 become high-level is alternate respectively like the control signals phi1 and phi2 in forward direction actuation.

[0089] If a control signal phi 3 becomes high-level from timing T0 between T1, the start signal IN will be charged by the wiring capacity C2 and C4 of n-th step RS2e (n) of even number driver 2e. At this time, TFT 202-205 in n-th step RS2e (n) of even number driver 2e If it operates as the gestalt of the 1st operation explained, and control signal **CK becomes high-level between timing T1 and timing T2, high-level selection-signal OUT2n will be outputted to gate line GL2n of even number driver 2e from n-th step RS2e (n).

[0090] If a control signal phi 4 becomes high-level from timing T1 among T2, TFT206 of n-th step RS2o (n) of odd number driver 2o will turn on, and selection-signal OUT2n will be charged through gate line GL2n by the wiring capacity C2 and C4 of n-th step RS2o (n) of odd number driver 2o. At this time, TFT

202-205 in n-th step RS2o (n) of odd number driver 2o If it operates as the gestalt of the 1st operation explained, and a control signal CK becomes high-level between timing T2 and timing T3 The high-level selection signal OUT (2n-1) is outputted to gate line GL2n-1 from n-th step RS2of odd number driver 2o o (n).

[0091] Henceforth, by repeating the same actuation, it becomes high-level in order of selection-signal OUT2n, OUT (2n-1), ..., OUT3, and OUT2 and OUT1 for every 1 level period, and is outputted to gate line GL2n of the liquid crystal display component 1, GL (2n-1), ..., GL3, and GL2 and GL1.

[0092] In addition, a controller 4 is not concerned with the condition of the control signals phi1-phi4 currently supplied to the gate driver 2, but reads the image developed to frame memory 4fm to right order, and supplies it to the data driver 3 as image data IMG.

[0093] According to the control signal cnt from a controller 4, the data driver 3 incorporates the supplied image data IMG one by one, and outputs the status signal corresponding to the image data for one incorporated line to each of a data line DL in the level period when the corresponding gate line GL1 - GL2n are chosen. The image according to the status signal which the status signal was written in pixel capacity 1b by this through TFT1a turned on by selection of the gate line GL1 - GL2n, and was written in each pixel capacity 1b will be displayed on the liquid crystal display component 1.

[0094] the image hereafter displayed on the liquid crystal display component 1 in the liquid crystal display concerning the gestalt of this operation -- an example -- with, it explains. Here, the image as shown in drawing 9 (a) shall be developed by frame memory 4fm in a controller 4.

[0095] The controller 4 reads the image developed by frame memory 4fm shown in drawing 9 (a) in coordinate (1 1) - (m, 1) ... - (1 2n) (m, 2n) order, and supplies it to the data driver 3 as image data IMG. the data driver 3 is accumulating the image data IMG supplied from the controller 4, and a data line's DL boiling a corresponding status signal one by one, respectively, and outputting it, and is written in pixel capacity 1b of the line chosen.

[0096] When forward direction actuation is chosen as actuation of a gate driver 2, a gate driver 2 is scanned in order of the gate lines GL1 and GL2, ..., GL2n. For this reason, the status signal written in pixel capacity 1b of the 1st line of the liquid crystal display component 1 The status signal which becomes a thing corresponding to the image data IMG developed by coordinate (1 1) - (m, 1) of frame memory 4fm, and is written in pixel capacity 1b of the 2nd line The status signal which becomes a thing corresponding to the image data IMG developed by coordinate (2 1) - (m, 2), and is written in 2n line pixel capacity 1b becomes a thing corresponding to the image data IMG developed by coordinate (1 2n) - (m, 2n). Therefore, the image displayed on the liquid crystal display component 1 becomes the same as the image developed by frame memory 4fm as shown in drawing 9 (b).

[0097] On the other hand, in order of gate line GL2n, and GL (2n-1), ..., GL1, when hard flow actuation is chosen as actuation of a gate driver 2, a gate driver 2 is scanned. For this reason, the status signal written in 2n line pixel capacity 1b of the liquid crystal display component 1 The status signal which becomes a thing corresponding to the image data IMG developed by coordinate (1 1) - (m, 1) of frame memory 4fm, and is written in pixel capacity 1b of eye a line (2n-1) The status signal which becomes a thing corresponding to the image data IMG developed by coordinate (2 1) - (m, 2), and is written in pixel capacity 1b of the 1st line becomes a thing corresponding to the image data IMG developed by coordinate (1 2n) - (m, 2n). Therefore, the image displayed on the liquid crystal display component 1 becomes what carried out vertical reversal of the image developed by frame memory 4fm as shown in drawing 9 (c).

[0098] As explained above, only by controlling the control signals phi1-phi4 supplied to a gate driver 2 (odd number driver 2o and even number driver 2e) from a controller 4 by the liquid crystal display concerning the gestalt of this operation, vertical reversal of the image developed by frame memory 4fm can be carried out, and it can display on the liquid crystal display component 1. For this reason, in addition to the effectiveness in the gestalt of the 1st operation, the effectiveness that the control for the inverse video of an image becomes easy is acquired.

[0099] Although the [gestalt of the 3rd operation] above 1st and the gestalt of the 2nd operation explained the case where this invention was applied to a liquid crystal display, the gestalt of this operation explains the case where this invention is applied to CCD (Charge Coupled Device) image pick-up equipment.

[0100] Drawing 10 is the block diagram showing the configuration of the CCD image pick-up equipment concerning the gestalt of this operation. This CCD image pick-up equipment consists of CCD image sensor 5, a gate driver 2 which consists of odd number driver 2o and even number driver 2e, a data driver 6, and a controller 7 so that it may illustrate.

[0101] It comes on a substrate to form CCD5b as an image pick-up pixel which forms CCD image sensor 5 into low resistance by detection of light in the shape of a matrix, it is connected to the source of TFT5a with which the anode of CCD5b was formed on the same substrate corresponding to each, and the cathode is grounded. The drain is connected to the gate line GL1 formed by carrying out the distraction of the gate of TFT5a to the line writing direction of a matrix – GL2n at the data line DL.

[0102] As a gate driver 2, although the above 1st and the gestalt of the 2nd operation showed, all can be used. However, it is formed on the substrate as CCD image sensor 5 being formed with same odd number driver 2o and even number driver 2e, and connects mutually between these through the gate line GL1 which CCD image sensor 5 has – GL2n.

[0103] The data driver 6 reads the potential of each data line DL which descended by resistance change of CCD5b corresponding to the gate line GL1 chosen by the gate driver 2 – GL2n while outputting the electrical potential difference of predetermined level to fixed period each data line DL within 1 selection period. The data driver 6 incorporates each potential of the read data line DL as an image pick-up signal img, and supplies it to a controller 7 one by one.

[0104] Like the controller 4 of the gestalt of the 1st and the 2nd operation, a controller 7 supplies the start signal IN and control signals phi1 and CK (and control signal phi 3) to odd number driver 2o, supplies a control signal phi 2 and **CK (and the start signal IN, a control signal phi 4) to even number driver 2e, and controls actuation of a gate driver 2. Moreover, while controlling actuation of the data driver 6 by the control signal cnt, the data corresponding to the image pick-up signal in which reading appearance was carried out by the data driver 6 are outputted outside.

[0105] In addition, CCD image sensor 5, the gate driver 2, and the data driver 6 only changed the liquid crystal display component 1 to CCD image sensor 5, and are formed on the same substrate by the physical relationship shown in drawing 2.

[0106] Hereafter, actuation of the CCD image pick-up equipment concerning the gestalt of this operation is explained. In the gestalt of this operation, actuation of a gate driver 2 (odd number driver 2o and even number driver 2e) is the same as that of what was shown with the gestalt of the 1st or the 2nd operation. Here, actuation of read-out of the image pick-up signal which CCD5b corresponding to the gate line GL1 where the selection signal is outputted from the gate driver 2 – GL2n detected is explained.

[0107] In the predetermined period of the beginning of the periods which are high-level, the data driver 6 outputs a predetermined electrical potential difference to a data line DL according to the control signal cnt from a controller 7 with a gate driver 2. At this time, TFT5a connected to the gate line GL1 chosen – GL2n is an ON state, if corresponding CCD5b detects the exposure of light, it will low-resistance-ize and the potential on the corresponding data line DL will become low.

[0108] Next, the data driver 6 reads the potential of each data line DL as an image pick-up signal img according to the control signal cnt from a controller 7. And the data driver 6 supplies the read image pick-up signal img to the controller 7 one by one. The data driver 6 repeats such actuation successively synchronizing with actuation of a gate driver 2 corresponding to each of the gate line GL1 – GL2n.

[0109] As explained above, the gate driver 2 explained to the detail with the above 1st and the gestalt of the 2nd operation can be applied, not only when scanning the gate line GL1 of the liquid crystal display component 1 – GL2n sequentially and displaying an image, but when scanning the gate line GL1 of CCD

image sensor 5 – GL2n sequentially and photoing an image. Also in this case, the effectiveness acquired in the liquid crystal display explained with the above 1st and the gestalt of the 2nd operation and the same effectiveness can be acquired.

[0110] [Deformation of gestalt of operation] this invention is not restricted to the above-mentioned gestalt of the 1st – the 3rd operation, but various deformation and application are possible for it. Hereafter, the strange gestalt of the gestalt of the above-mentioned operation applicable to this invention is explained.

[0111] Each stage RS1of each stage RS1o (i), RS3o (i), and even number driver 2e of odd number driver 2o e (i) and RS3e (i) were constituted from an above-mentioned gestalt of the 1st – the 3rd operation by five TFT(s) 201–205 or seven TFT(s) 201–207. However, the configuration of each stage RS1of each stage RS1o (i), RS3o (i), and even number driver 2e of odd number driver 2o e (i) and RS3e (i) is not restricted to this.

[0112] For example, TFT203 of drawing 3 and drawing 6 may be changed into the other resistance element. Moreover, each stage RS1of each stage RS1o (i), RS3o (i), and even number driver 2e of odd number driver 2o e (i) and RS3e (i) are good also as what is further equipped with TFT by which the control signal CK supplied to the drain of TFT204 or the reversal signal of **CK was supplied to the gate, and the drain was connected to the source of TFT205.

[0113] With the above-mentioned gestalt of the 1st – the 3rd operation, the gate line GL1 of the liquid crystal display component 1 or CCD image sensor 5 – GL2n were what is prepared corresponding to every one line of a matrix-like pixel. However, also when driving the display device and image sensor with which one gate line was prepared to the pixel of two lines, and two data lines were prepared in each between the trains which are pixels, for example, the gate driver 2 explained with the gestalt of the above-mentioned operation can be applied. Namely, each stage of the above-mentioned gate driver 2 shall just correspond to the gate line of a display device or an image sensor.

[0114] With the above-mentioned gestalt of the 1st – the 3rd operation, 2n of numbers which are the gate line GL1 which the liquid crystal display component 1 or CCD image sensor 5 has – GL2n was even. However, the number of a gate line may be an odd number (2n+1) book. What is necessary is just to supply the start signal IN from controllers 4 and 7 to either 1st step RS3of odd number driver 2o o (1), or n+1st step RS3o (n+1) in the gate driver 2 which can be scanned in both directions of the forward direction and hard flow as shown with the gestalt of the 2nd operation of the above, when a gate line is made into odd. And what is necessary is just to carry out a hard flow scan like the gestalt of the 2nd operation of the above, when the start signal IN is supplied to n+1st step RS3of odd number driver 2o o (n+1).

[0115] The above-mentioned gestalt of the 1st – the 3rd operation explained odd number driver 2o and even number driver 2e which constitute a gate driver 2 as what is formed on the same panel as the liquid crystal display component 1 or CCD image sensor 5. However, even when there are these [no] on the same panel, in the physical relationship of the liquid crystal display component 1 as the whole equipment or CCD image sensor 5, and a gate driver 2, or the number of the control signals inputted into a gate driver 2, the same effectiveness as the above-mentioned case can be acquired.

[0116] The above 1st and the gestalt of the 2nd operation explained the case where this invention was applied to the liquid crystal display which displays an image on the liquid crystal display component 1. Moreover, the gestalt of the 3rd operation of the above explained the case where this invention was applied to the CCD image pick-up equipment which picturizes an image by CCD of each pixel of CCD image sensor 5. However, this invention is not restricted to these.

[0117] For example, an organic EL device, an inorganic EL element, a plasma display, or a field emission display is applicable also to what drives other display devices which have arranged the display pixel in the shape of a matrix as an indicating equipment. Moreover, it is applicable also to what drives other image sensors which have arranged photosensors other than CCD in the shape of a matrix as image pick-up equipment.

[0118] With the above-mentioned gestalt of the 1st – the 3rd operation, although even number driver 2e was outputting control signal **CK, you may transpose to the control signal CK 2 with which a fixed period before setting a fixed period, potential's starting and control signal CK potential's starting after falling of control signal CK potential is set, and potential falls.

[0119]

[Effect of the Invention] As explained above, while enlarging the area rate to the driver of a display device or an image sensor according to this invention, a display device or an image sensor can be mostly arranged in the center.

[0120] Moreover, even if it arranges the driver for a scan so that it may counter through a display device or an image sensor, it is not necessary to make [many] the class of control signal for controlling a driver.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing the configuration of the liquid crystal display concerning the gestalt of operation of the 1st of this invention.

[Drawing 2] It is drawing showing the arrangement on the panel of the liquid crystal display component of drawing 1 , an odd number driver, an even number driver, and a data driver.

[Drawing 3] It is drawing showing the circuitry of the gate driver in the gestalt of operation of the 1st of this invention.

[Drawing 4] It is the timing chart which shows actuation of the gate driver in the gestalt of operation of the 1st of this invention.

[Drawing 5] It is drawing showing the circuitry of the gate driver of a related technique.

[Drawing 6] It is drawing showing the circuitry of the gate driver in the gestalt of operation of the 2nd of this invention.

[Drawing 7] It is the timing chart which shows forward direction actuation of the gate driver in the gestalt of operation of the 2nd of this invention.

[Drawing 8] It is the timing chart which shows hard flow actuation of the gate driver in the gestalt of operation of the 2nd of this invention.

[Drawing 9] It is drawing explaining the example of the liquid crystal display concerning the gestalt of operation of the 2nd of this invention of operation.

[Drawing 10] It is the block diagram showing the configuration of the CCD image pick-up equipment concerning the gestalt of operation of the 3rd of this invention.

[Drawing 11] It is the block diagram showing the configuration of the liquid crystal display concerning the 1st conventional example.

[Drawing 12] It is drawing showing the arrangement on the panel of the liquid crystal display component

of drawing 11 , a gate driver, and a data driver.

[Drawing 13] It is the block diagram showing the configuration of the liquid crystal display concerning the 2nd conventional example.

[Drawing 14] It is drawing showing the arrangement on the panel of the liquid crystal display component of drawing 13 , a gate driver, and a data driver.

[Description of Notations]

1 [... An odd number driver, 2e / ... An even number driver, 3 / ... A data driver, 4 / ... A controller, 4fm / ... A frame memory, 5 / ... A CCD image sensor, 6 / ... A data driver, 7 / ... A controller, 201-207 / ... TFT, GL1 - GL2n / ... A gate line, DL / ... Data line] ... A liquid crystal display component, 1 a...TFT, 1b ... Pixel capacity, 2 ... A gate driver, 2o

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-347628

(P2000-347628A)

(43) 公開日 平成12年12月15日 (2000. 12. 15)

(51) IntCl.⁷

識別記号

F I

テーマコード* (参考)

G 0 9 G 3/36

G 0 9 G 3/36

2 H 0 9 3

G 0 2 F 1/133

5 5 0

G 0 2 F 1/133

5 5 0

4 M 1 1 8

G 0 9 F 9/30

3 3 8

G 0 9 F 9/30

3 3 8

5 C 0 0 6

G 0 9 G 3/20

6 2 2

G 0 9 G 3/20

6 2 2 M

5 C 0 2 4

H 0 1 L 27/146

H 0 4 N 5/335

Z

5 C 0 5 8

審査請求 未請求 請求項の数14 O L (全 20 頁) 最終頁に続く

(21) 出願番号

特願平11-155761

(22) 出願日

平成11年6月2日 (1999. 6. 2)

(71) 出願人 000001443

カシオ計算機株式会社

東京都渋谷区本町1丁目6番2号

(72) 発明者 神原 実

東京都八王子市石川町2951番地の5 カシオ計算機株式会社八王子研究所内

(72) 発明者 佐々木 誠

東京都八王子市石川町2951番地の5 カシオ計算機株式会社八王子研究所内

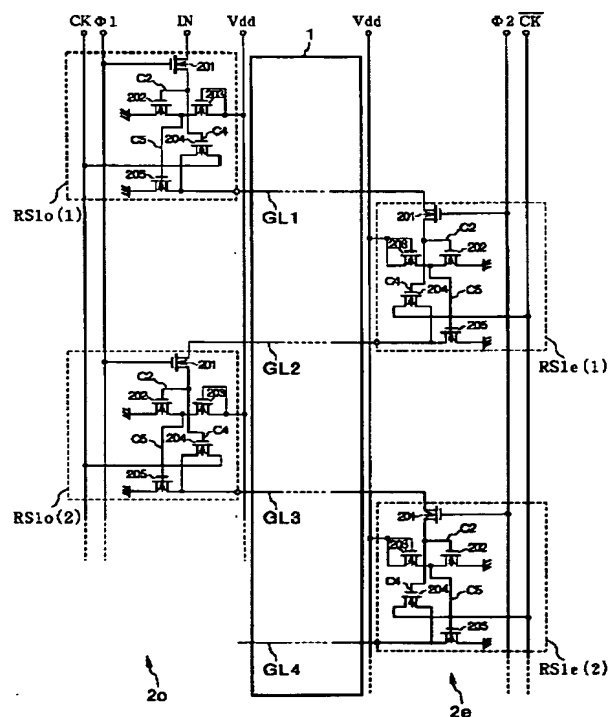
最終頁に続く

(54) 【発明の名称】 表示装置及び撮像装置

(57) 【要約】

【課題】 ドライバに対して表示素子がパネル上で占める割合を大きくすると共に、パネルのほぼ中央に配置する。

【解決手段】 液晶表示素子1のゲートラインGL1～GL2nを順次走査するためのゲートドライバ2は、奇数ドライバ2oと偶数ドライバ2eとから構成される。奇数ドライバ2oでは、第1段がstart信号INを入力して、制御信号Φ1、CKに従ってハイレベルの選択信号を1行目のゲートラインGL1に出力する。第j段(j=2～n)が偶数ドライバ2eからゲートラインGL(2j-2)を介して供給される信号を入力して、制御信号Φ1、CKに従ってハイレベルの選択信号をゲートラインGL(2j-1)に出力する。偶数ドライバ2eでは、各段2i(i=1～n)が奇数ドライバ2oからゲートライン(2i-1)を介して供給される信号を入力して、制御信号Φ2、CKに従ってハイレベルの選択信号をゲートラインGL2iに出力する。



(2)

1

【特許請求の範囲】

【請求項1】マトリクス状に配置され、それぞれ供給された表示信号に対応する画像を表示する複数の表示画素と、前記マトリクスの行方向に形成され、前記表示画素を選択するための2本以上の走査ラインと、前記マトリクスの列方向に形成され、選択されている走査ラインに対応する表示画素に表示信号を供給するためのデータラインとを備える表示素子と、

外部からの開始信号または隣接する偶数番目の走査ラインに出力された選択信号を入力して、外部から供給される制御信号に従って、それぞれ奇数番目の走査ラインに選択信号を出力する段を備える奇数ドライバと、前記マトリクス状の表示画素を挟んで前記奇数ドライバと対向して形成され、外部からの開始信号または隣接する奇数番目の走査ラインに出力された選択信号を入力して、外部から供給される制御信号に従って、それぞれ偶数番目の走査ラインに選択信号を出力する段を備える偶数ドライバとからなる走査ドライバと、
を備えることを特徴とする表示装置。

【請求項2】前記奇数ドライバと前記偶数ドライバとは、前記表示素子の走査ラインが形成されている基板上に、前記マトリクス状の表示画素を挟んで形成されていることを特徴とする請求項1に記載の表示装置。

【請求項3】外部から供給された画像データを前記マトリクスの行単位で蓄積し、該蓄積した画像データに対応した表示信号を、前記走査ドライバからの選択信号によって選択されている表示画素に前記データラインを介して出力するデータドライバをさらに備えることを特徴とする請求項1または2に記載の表示装置。

【請求項4】前記データドライバは、前記表示素子のデータラインが形成されている基板上に形成されてなることを特徴とする請求項3に記載の表示装置。

【請求項5】前記奇数ドライバは、1番目の段が外部からの開始信号を入力して、前記制御信号に従って、1番目の走査ラインに選択信号を出力し、 $(h+1)$ 番目 $(h:1以上の整数)$ の段が $2h$ 番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $(2h+1)$ 番目の走査ラインに選択信号を出力し、前記偶数ドライバは、 h 番目の段が $(2h-1)$ 番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $2h$ 番目の走査ラインに選択信号を出力することを特徴とする請求項1乃至4のいずれか1項に記載の表示装置。

【請求項6】前記表示素子は、 $2i$ 本 $(i:1以上の整数)$ の走査ラインを備え、

前記走査ドライバは、外部からの制御信号に従って前記開始信号を前記奇数ドライバの1番目の段と前記偶数ドライバの i 番目の段とのいずれかに出力するスイッチを備え、

前記奇数ドライバは、前記スイッチが前記開始信号を前

2

記奇数ドライバの1番目の段に出力する場合、1番目の段が前記開始信号を入力して、前記制御信号に従って、1番目の走査ラインに選択信号を出力し、 $(j+1)$ 番目 $(j:1からiまでの整数)$ の段が $2j$ 番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $(2j+1)$ 番目の走査ラインに選択信号を出力し、前記スイッチが前記開始信号を前記偶数ドライバの i 番目の段に出力する場合、 j 番目の段が $2j$ 番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $(2j-1)$ 番目の走査ラインに選択信号を出力し、

前記偶数ドライバは、前記スイッチが前記開始信号を前記奇数ドライバの1番目の段に出力する場合、 j 番目の段が $(2j-1)$ 番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $2j$ 番目の走査ラインに選択信号を出力し、前記スイッチが前記開始信号を前記偶数ドライバの i 番目の段に出力する場合、 i 番目の段が前記開始信号を入力して、前記制御信号に従って、 $2i$ 番目の走査ラインに選択信号を出力し、 k 番目 $(k:1から(i-1)までの整数)$ の段が $(2k+1)$ 番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $2k$ 番目の走査ラインに選択信号を出力することを特徴とする請求項1乃至4のいずれか1項に記載の表示装置。

【請求項7】複数の表示画素と、前記表示画素を選択する選択信号が出力される第1及び第2の走査ラインと、を備える表示素子と、

外部からの開始信号または前記第2の走査ラインに出力された選択信号の入力に応じて、外部から供給される制御信号を選択信号として前記第1の走査ラインに出力する第1のドライバと、

前記表示画素を挟んで前記第1のドライバと対向して配置され、外部からの開始信号または前記第1の走査ラインに出力された選択信号の入力に応じて、外部から供給される制御信号を選択信号として前記第2の走査ラインに出力する第2のドライバと、
を備えることを特徴とする表示装置。

【請求項8】マトリクス状に配置され、それぞれ外部から入射される光の強度を検出する複数の撮像素素と、前記マトリクスの行方向に形成され、前記撮像素素を選択するための2本以上の走査ラインと、前記マトリクスの列方向に形成され、選択されている走査ラインに対応する撮像素素で検出した撮像素信号を出力するためのデータラインとを備える撮像素子と、

外部からの開始信号または隣接する偶数番目の走査ラインに出力された選択信号を入力して、外部から供給される制御信号に従って、それぞれ奇数番目の走査ラインに選択信号を出力する段を備える奇数ドライバと、前記マトリクス状の撮像素素を挟んで前記奇数ドライバと対向して形成され、外部からの開始信号または隣接する奇数

10

20

30

40

50

(3)

3

番目の走査ラインに出力された選択信号を入力して、外部から供給される制御信号に従って、それぞれ偶数番目の走査ラインに選択信号を出力する段を備える偶数ドライバとからなる走査ドライバと、
を備えることを特徴とする撮像装置。

【請求項9】前記奇数ドライバと前記偶数ドライバとは、前記撮像素子の走査ラインが形成されている基板上に、前記マトリクス状の撮像素素を挟んで形成されていることを特徴とする請求項8に記載の撮像装置。

【請求項10】前記走査ドライバによって選択された撮像素素によって検出され、前記データラインに出力された撮像信号を読み出し、対応する撮像データを外部に出力するデータドライバをさらに備えることを特徴とする請求項8または9に記載の撮像装置。

【請求項11】前記データドライバは、前記撮像素子のデータラインが形成されている基板上に形成されてなることを特徴とする請求項10に記載の撮像装置。

【請求項12】前記奇数ドライバは、1番目の段が外部からの開始信号を入力して、前記制御信号に従って、1番目の走査ラインに選択信号を出力し、 $(h+1)$ 番目 $(h:1以上の整数)$ の段が $2h$ 番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $(2h+1)$ 番目の走査ラインに選択信号を出力し、前記偶数ドライバは、 h 番目の段が $(2h-1)$ 番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $2h$ 番目の走査ラインに選択信号を出力することを特徴とする請求項8乃至11のいずれか1項に記載の撮像装置。

【請求項13】前記撮像素子は、 $2i$ 本 $(i:1以上の整数)$ の走査ラインを備え、
前記走査ドライバは、外部からの制御信号に従って前記開始信号を前記奇数ドライバの1番目の段と前記偶数ドライバの i 番目の段とのいずれかに出力するスイッチを備え、
前記奇数ドライバは、前記スイッチが前記開始信号を前記奇数ドライバの1番目の段に出力する場合、1番目の段が前記開始信号を入力して、前記制御信号に従って、1番目の走査ラインに選択信号を出力し、 $(j+1)$ 番目 $(j:1からiまでの整数)$ の段が $2j$ 番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $(2j+1)$ 番目の走査ラインに選択信号を出力し、前記スイッチが前記開始信号を前記偶数ドライバの i 番目の段に出力する場合、 j 番目の段が $2j$ 番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $(2j-1)$ 番目の走査ラインに選択信号を出力し、
前記偶数ドライバは、前記スイッチが前記開始信号を前記奇数ドライバの1番目の段に出力する場合、 j 番目の段が $(2j-1)$ 番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $2j$ 番目の走査

4

ラインに選択信号を出力し、前記スイッチが前記開始信号を前記偶数ドライバの i 番目の段に出力する場合、 i 番目の段が前記開始信号を入力して、前記制御信号に従って、 $2i$ 番目の走査ラインに選択信号を出力し、 k 番目 $(i:1から(i-1)までの整数)$ の段が $(2k+1)$ 番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $2k$ 番目の走査ラインに選択信号を出力することを特徴とする請求項8乃至11のいずれか1項に記載の撮像装置。

【請求項14】複数の撮像素素と、前記撮像素素を選択する選択信号が出力される第1及び第2の走査ラインと、を備える撮像素子と、

外部からの開始信号または前記第2の走査ラインに出力された選択信号の入力に応じて、外部から供給される制御信号を選択信号として前記第1の走査ラインに出力する第1のドライバと、

前記撮像素素を挟んで前記第1のドライバと対向して配置され、外部からの開始信号または前記第1の走査ラインに出力された選択信号の入力に応じて、外部から供給される制御信号を選択信号として前記第2の走査ラインに出力する第2のドライバと、
を備えることを特徴とする撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、線順次選択で駆動される表示装置及び撮像装置に関する。

【0002】

【従来の技術】マトリクス状に配置された複数の画素によって画像を表示する液晶表示装置には、単純マトリクス方式のものとアクティブマトリクス方式のものとがある。このうちで行毎に画素を選択して画像データ信号を書き込むためのアクティブ素子としてTFT (Thin Film Transistor) を用いた液晶表示装置 (TFT液晶表示装置) が、応答特性が速いといった特徴があることから、広く用いられている。

【0003】図11は、従来のTFT液晶表示装置の構成を示すブロック図である。図示するように、この液晶表示装置は、液晶表示素子51と、ゲートドライバ52と、データドライバ53と、コントローラ54とから構成されている。

【0004】液晶表示素子51は、一対の基板間に液晶を封入したもので、その一方の基板には、複数の画素電極がマトリクス状に形成されており、画素間の行方向にはゲートラインGL1~GLn (走査ライン) が、画素間の列方向にはデータラインDLが伸延して形成されている。また、この基板には、各画素電極に対応して、ゲートがゲートラインGL1~GLnに、ドレインがデータラインDLに、ソースが画素電極にそれぞれ接続されたTFT51aが形成されている。

【0005】液晶表示素子51の他方の基板には、第

(4)

5

1 基板上の複数の画素電極のそれぞれに対向し、接地電位が印加されている共通電極が形成されている。そして、画素電極と、共通電極と、その間の液晶とによって、図11に等価回路で示す画素容量51bが形成される。そして、画素容量51bに保持されている電圧によって、その間の液晶の配向状態を変化させることにより、画像が表示される。

【0006】図11の液晶表示装置において、ゲートドライバ52及びデータドライバ53は、基板上に形成されている。

【0007】このような液晶表示装置では、液晶表示素子51とゲートドライバ52及びデータドライバ53は、例えば、図12に示すようにパネル50上に配置されることとなる。しかしながら、この配置では、パネル50上で液晶表示素子51を中央にバランスよく配置するようにしているため、液晶表示素子51を包囲するパネル50の四辺のうち、ゲートドライバ52が載置されている辺と対向する辺は、ゲートドライバ52の占有している幅だけ液晶表示素子51から延出し、表示領域を大きくするという観点からすると好ましくない。一方、表示領域を大きくするため、液晶表示素子51をゲートドライバ52が形成されていない方に片寄ってパネル50上に配置した場合には、液晶表示素子51の位置バランスという観点からすると好ましくない。

【0008】これに対して、図13（各画素の等価回路は省略）に示すように、例えば、奇数フィールドで液晶表示素子51の奇数番目のゲートラインGLを走査する第1ゲートドライバ52aと、偶数フィールドで偶数番目のゲートラインGLを走査する第2ゲートドライバ52bとを有する液晶表示装置も知られている。この場合、図14に示すように、液晶表示素子51は、パネル50上のほぼ中央に配置することができるようになる。

【0009】ここで、第1ゲートドライバ52aは、コントローラ54からの制御信号cnt1のうちのクロック信号に合わせて信号を転送するシフトレジスタ55と、シフトレジスタ55から転送された信号を出力レベルに調整し奇数行のゲートラインGL1、GL3、……GLn-1に出力する出力バッファ56と、から構成される。第2ゲートドライバ52bは、コントローラ54からの制御信号cnt2のうちのクロック信号に合わせて信号を転送するシフトレジスタ57と、シフトレジスタ57から転送された信号を出力レベルに調整し偶数行のゲートラインGL2、GL4、……GLnに出力する出力バッファ58と、から構成される。

【0010】しかしながら、図13、図14に示すような液晶表示装置では、第1ゲートドライバ52aと第2ゲートドライバ52bとを異なるタイミングで動作させるために、コントローラ54からそれぞれ独立した制御信号cnt1、cnt2を供給しなければならないために配線数が多くなり、この分の面積を要することとな

6

る。また、第1ゲートドライバ52a及び第2ゲートドライバ52bは、ともに図11に示すゲートドライバ52をそのまま用いてそれぞれ半分の数分の段から出力しているため、図11の表示装置に比べて倍の面積を要することとなる。そして、シフトレジスタ55、57からの出力信号を出力バッファ56、58を介して出力しているために出力バッファ56、58の分の面積を確保しなければならなかった。

【0011】このような問題は、液晶表示素子以外の表示素子、例えば、有機EL（エレクトロルミネッセンス）表示素子とそれを駆動するドライバとを備えた表示装置や、さらには撮像素子とそれを駆動するドライバとを備えた撮像素子においても生じていた。

【0012】

【発明が解決しようとする課題】本発明の目的は、表示素子または撮像素子とそれを駆動するドライバとの関係において、表示素子または撮像素子のドライバに対する面積割合を大きくし、しかも表示素子または撮像素子をほぼ中央に配置することができる表示装置及び撮像装置を提供することにある。

【0013】本発明の他の目的は、走査用のドライバを表示素子または撮像素子を介して対向するように配置しても、ドライバを制御するための制御信号の種類が多ならない表示装置及び撮像装置を提供することにある。

【0014】

【課題を解決するための手段】上記目的を達成するため、本発明の第1の観点にかかる表示装置は、マトリクス状に配置され、それぞれ供給された表示信号に対応する画像を表示する複数の表示画素と、前記マトリクスの行方向に形成され、前記表示画素を選択するための2本以上の走査ラインと、前記マトリクスの列方向に形成され、選択されている走査ラインに対応する表示画素に表示信号を供給するためのデータラインとを備える表示素子と、外部からの開始信号または隣接する偶数番目の走査ラインに出力された選択信号を入力して、外部から供給される制御信号に従って、それぞれ奇数番目の走査ラインに選択信号を出力する段を備える奇数ドライバと、前記マトリクス状の表示画素を挟んで前記奇数ドライバと対向して形成され、外部からの開始信号または隣接する奇数番目の走査ラインに出力された選択信号を入力して、外部から供給される制御信号に従って、それぞれ偶数番目の走査ラインに選択信号を出力する段を備える偶数ドライバとからなる走査ドライバと、を備えることを特徴とする。

【0015】上記表示装置では、走査ドライバは、奇数ドライバと偶数ドライバとに別れ、それぞれ表示素子を挟むように配置される。このため、表示素子を走査ドライバに対して中央に配置することができるようになり、また、表示素子を中央に配置するために無駄な領域を設ける必要がないので、表示素子のドライバに対する面積

(5)

7

比を大きく取ることができる。

【0016】走査ドライバの構成としては、奇数ドライバの各段と偶数ドライバの各段とを一系列に交互に並べ、各段を直接接続することも可能である。走査ドライバは、表示素子の一方の側に配置されることとなる（これを関連技術とする）。これに対して、上記表示装置での走査ドライバは、表示素子を挟むように配置されるが、関連技術での走査ドライバが表示素子の走査ラインを制御するために外部から供給する制御信号と、実質的に同一の制御信号のみを奇数ドライバまたは偶数ドライバにのみ供給すればよいこととなる。このため上記表示装置の走査ドライバを制御するための制御装置は、関連技術の場合と同様に構成でき、複雑化されない。

【0017】なお、上記表示装置における行方向とは表示画素のマトリクスの一方向を、列方向とは前記一方向に直交する方向を意味するものであり、上記表示装置が電子機器に実際に組み込まれた場合の特定の方向を意味するものではない。

【0018】上記表示装置において、前記奇数ドライバと前記偶数ドライバとは、前記表示素子の走査ラインが形成されている基板上に、前記マトリクス状の表示画素を挟んで形成されているものとすることができる。

【0019】表示素子では、一般に、表示画素の選択のために各表示画素に対応して走査ラインに接続されているアクティブ素子が形成される。また、奇数ドライバと偶数ドライバの各段の構成要素として、一般に、アクティブ素子が含まれることとなる。このため、上記のように奇数ドライバと偶数ドライバとが表示素子と同一の基板上に形成されることによって、表示素子のアクティブ素子を形成するプロセスにおいて走査ドライバの形成を行うことが可能となる。

【0020】上記表示装置は、外部から供給された画像データを前記マトリクスの行単位で蓄積し、該蓄積した画像データに対応した表示信号を、前記走査ドライバからの選択信号によって選択されている表示画素に前記データラインを介して出力するデータドライバをさらに備えるものとしてもよい。

【0021】この場合、前記データドライバは、前記表示素子のデータラインが形成されている基板上に形成されてなるものとすることができる。

【0022】データドライバの構成要素としても、一般に、アクティブ素子が含まれることとなるが、上記のようにデータドライバが表示素子と同一の基板上に形成されることによって、表示素子のアクティブ素子を形成するプロセスにおいてデータドライバの形成を行うことが可能となる。

【0023】上記表示装置において、前記奇数ドライバは、例えば、1番目の段が外部からの開始信号を入力して、前記制御信号に従って、1番目の走査ラインに選択信号を出力し、 $(h+1)$ 番目 $(h:1以上の整数)$ の

8

段が $2h$ 番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $(2h+1)$ 番目の走査ラインに選択信号を出力するものとすることができる。また、また、前記偶数ドライバは、 h 番目の段が $(2h-1)$ 番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $2h$ 番目の走査ラインに選択信号を出力するものとすることができる。

【0024】上記表示装置において、前記表示素子は、 $2i$ 本 $(i:1以上の整数)$ の走査ラインを備えるものとし、前記走査ドライバは、外部からの制御信号に従って前記開始信号を前記奇数ドライバの1番目の段と前記偶数ドライバの i 番目の段とのいずれかに出力するスイッチを備えるものとすることができる。この場合、前記奇数ドライバは、例えば、前記スイッチが前記開始信号を前記奇数ドライバの1番目の段に出力する場合、1番目の段が前記開始信号を入力して、前記制御信号に従って、1番目の走査ラインに選択信号を出力し、 $(j+1)$ 番目 $(j:1からiまでの整数)$ の段が $2j$ 番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $(2j+1)$ 番目の走査ラインに選択信号を出力し、前記スイッチが前記開始信号を前記偶数ドライバの i 段目の段に出力する場合、 j 番目の段が $2j$ 番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $(2j-1)$ 番目の走査ラインに選択信号を出力するものとすることができる。また、前記偶数ドライバは、前記スイッチが前記開始信号を前記奇数ドライバの1段目の段に出力する場合、 j 番目の段が $(2j-1)$ 番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $2j$ 番目の走査ラインに選択信号を出力し、前記スイッチが前記開始信号を前記偶数ドライバの i 番目の段に出力する場合、 i 番目の段が前記開始信号を入力して、前記制御信号に従って、 $2i$ 番目の走査ラインに選択信号を出力し、 k 番目 $(i:1から(i-1)までの整数)$ の段が $(2k+1)$ 番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $2k$ 番目の走査ラインに選択信号を出力するものとすることができる。

【0025】本発明の第1の観点にかかる他の表示装置は、複数の表示画素と、前記表示画素を選択する選択信号が出力される第1及び第2の走査ラインと、を備える表示素子と、外部からの開始信号または前記第2の走査ラインに出力された選択信号の入力に応じて、外部から供給される制御信号を選択信号として前記第1の走査ラインに出力する第1のドライバと、前記表示画素を挟んで前記第1のドライバと対向して配置され、外部からの開始信号または前記第1の走査ラインに出力された選択信号の入力に応じて、外部から供給される制御信号を選択信号として前記第2の走査ラインに出力する第2のドライバと、を備えることを特徴とする。

【0026】この表示装置によれば、選択信号を出力す

9

るための信号が、表示素子を挟んで配置された一方のドライバから走査ラインを介して他方のドライバに入力されるため、第1及び第2のドライバを制御する信号並びに配線を別途設ける必要がなく、省スペース化を図ることができる。

【0027】上記目的を達成するため、本発明の第2の観点にかかる撮像装置は、マトリクス状に配置され、それぞれ外部から入射される光の強度を検出する複数の撮像素素と、前記マトリクスの行方向に形成され、前記撮像素素を選択するための2本以上の走査ラインと、前記マトリクスの列方向に形成され、選択されている走査ラインに対応する撮像素素で検出した撮像信号を出力するためのデータラインとを備える撮像素子と、外部からの開始信号または隣接する偶数番目の走査ラインに出力された選択信号を入力して、外部から供給される制御信号に従って、それぞれ奇数番目の走査ラインに選択信号を出力する段を備える奇数ドライバと、前記マトリクス状の撮像素素を挟んで前記奇数ドライバと対向して形成され、外部からの開始信号または隣接する奇数番目の走査ラインに出力された選択信号を入力して、外部から供給される制御信号に従って、それぞれ偶数番目の走査ラインに選択信号を出力する段を備える偶数ドライバとからなる走査ドライバと、を備えることを特徴とする。

【0028】上記撮像装置では、走査ドライバは、奇数ドライバと偶数ドライバとに別れ、それぞれ撮像素子を挟むように配置される。このため、撮像素子を走査ドライバに対して中央に配置することができるようになり、また、撮像素子を中央に配置するために無駄な領域を設ける必要がないので、撮像素子のドライバに対する面積比を大きく取ることができる。

【0029】走査ドライバの構成としては、奇数ドライバの各段と偶数ドライバの各段とを一系列に交互に並べ、各段を直接接続することも可能である。走査ドライバは、撮像素子の一方の側に配置されることとなる（これを関連技術とする）。これに対して、上記撮像装置での走査ドライバは、撮像素子を挟むように配置されるが、関連技術での走査ドライバが撮像素子の走査ラインを制御するために外部から供給する制御信号と、実質的に同一の制御信号のみを奇数ドライバまたは偶数ドライバにのみ供給すればよいこととなる。このため上記撮像装置の走査ドライバを制御するための制御装置は、関連技術の場合と同様に構成でき、複雑化されない。

【0030】なお、上記撮像装置における行方向とは撮像素素のマトリクスの一方向を、列方向とは前記方向に直交する方向を意味するものであり、上記撮像装置が電子機器に実際に組み込まれた場合の特定の方向を意味するものではない。

【0031】上記撮像装置において、前記奇数ドライバと前記偶数ドライバとは、前記撮像素子の走査ラインが形成されている基板上に、前記マトリクス状の撮像素素

(6)

10

を挟んで形成されているものとすることができる。

【0032】撮像素子では、一般に、撮像素素の選択のために各撮像素素に対応して走査ラインに接続されているアクティブ素子が形成される。また、奇数ドライバと偶数ドライバの各段の構成要素として、一般に、アクティブ素子が含まれることとなる。このため、上記のように奇数ドライバと偶数ドライバとが撮像素子と同一の基板上に形成されることによって、撮像素子のアクティブ素子を形成するプロセスにおいて走査ドライバの形成を行うことが可能となる。

【0033】上記撮像装置は、前記走査ドライバによって選択された撮像素素によって検出され、前記データラインに出力された撮像信号を読み出し、対応する撮像データを外部に出力するデータドライバをさらに備えるものとしてもよい。

【0034】この場合、前記データドライバは、前記撮像素子のデータラインが形成されている基板上に形成されてなるものとすることができる。

【0035】データドライバの構成要素としても、一般に、アクティブ素子が含まれることとなるが、上記のようにデータドライバが撮像素子と同一の基板上に形成されることによって、撮像素子のアクティブ素子を形成するプロセスにおいてデータドライバの形成を行うことが可能となる。

【0036】上記撮像装置において、前記奇数ドライバは、例えば、1番目の段が外部からの開始信号を入力して、前記制御信号に従って、1番目の走査ラインに選択信号を出力し、 $(h+1)$ 番目（ $h:1$ 以上の整数）の段が $2h$ 番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $(2h+1)$ 番目の走査ラインに選択信号を出力するものとすることができる。また、前記偶数ドライバは、 h 番目の段が $(2h-1)$ 番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $2h$ 番目の走査ラインに選択信号を出力するものとすることができる。

【0037】上記撮像装置において、前記撮像素子は、 $2i$ 本（ $i:1$ 以上の整数）の走査ラインを備えるものとし、前記走査ドライバは、外部からの制御信号に従って前記開始信号を前記奇数ドライバの1番目の段と前記偶数ドライバの i 番目の段とのいずれかに出力するスイッチを備えるものとすることができる。この場合、前記奇数ドライバは、例えば、前記スイッチが前記開始信号を前記奇数ドライバの1番目の段に出力する場合、1番目の段が前記開始信号を入力して、前記制御信号に従って、1番目の走査ラインに選択信号を出力し、 $(j+1)$ 番目（ $j:1$ から i までの整数）の段が $2j$ 番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $(2j+1)$ 番目の走査ラインに選択信号を出力し、前記スイッチが前記開始信号を前記偶数ドライバの i 段目の段に出力する場合、 j 番目の段が $2j$

10

20

30

40

50

(7)

11

番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $(2j-1)$ 番目の走査ラインに選択信号を出力するものとする。また、前記偶数ドライバは、前記スイッチが前記開始信号を前記奇数ドライバの1段目の段に出力する場合、 j 番目の段が $(2j-1)$ 番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $2j$ 番目の走査ラインに選択信号を出力し、前記スイッチが前記開始信号を前記偶数ドライバの i 番目の段に出力する場合、 i 番目の段が前記開始信号を入力して、前記制御信号に従って、 $2i$ 番目の走査ラインに選択信号を出力し、 k 番目 $(i:1から(i-1)までの整数)$ の段が $(2k+1)$ 番目の走査ラインに出力された選択信号を入力して、前記制御信号に従って、 $2k$ 番目の走査ラインに選択信号を出力するものとする。ことができる。

【0038】また、本発明の他の撮像装置において、複数の撮像素素と、前記撮像素素を選択する選択信号が出力される第1及び第2の走査ラインと、を備える撮像素素と、外部からの開始信号または前記第2の走査ラインに出力された選択信号の入力に応じて、外部から供給される制御信号を選択信号として前記第1の走査ラインに出力する第1のドライバと、前記撮像素素を挟んで前記第1のドライバと対向して配置され、外部からの開始信号または前記第1の走査ラインに出力された選択信号の入力に応じて、外部から供給される制御信号を選択信号として前記第2の走査ラインに出力する第2のドライバと、を備えることを特徴とする。

【0039】この撮像装置によれば、選択信号を出力するための信号が、撮像素素を挟んで配置された一方のドライバから走査ラインを介して他方のドライバに入力されるため、第1及び第2のドライバを制御する信号並びに配線を別途設ける必要がなく、省スペース化を図ることができる。

【0040】

【発明の実施の形態】以下、添付図面を参照して、本発明の実施の形態について説明する。

【0041】〔第1の実施の形態〕図1は、この実施の形態にかかる液晶表示装置の構成を示すブロック図である。図示するように、この液晶表示装置は、液晶表示素子1と、奇数ドライバ2o及び偶数ドライバ2eからなるゲートドライバ2と、データドライバ3と、コントローラ4とから構成されている。

【0042】液晶表示素子1は、一対の基板間に液晶を封入したもので、その一方の基板（以下、第1基板という）上には、複数の画素電極がマトリクス状に形成されており、画素間の行方向には $2n$ 本（ $n:1以上の整数$ ）のゲートラインGL1～GL $2n$ （走査ライン）が、画素間の列方向にはデータラインDLが伸延して形成されている。また、第1基板上には、各画素電極に対応して、ゲートがゲートラインGL1～GL $2n$ に、ド

12

レインがデータラインDLに、ソースが画素電極にそれぞれ接続されたアクティブ素子としてのTFT1aが形成されている。

【0043】液晶表示素子1の他方の基板（以下、第2基板という）には、第1基板上の複数の画素電極のそれぞれに対向し、コモン電位Vcomが印加されている共通電極が形成されている。そして、第1基板上の画素電極と、第2基板上の共通電極と、その間の液晶とによって、図1に等価回路で示す画素容量1bが形成される。そして、画素容量1bに保持されている電圧によって、その間の液晶の配向状態を変化させることにより、画像が表示される。

【0044】ゲートドライバ2は、奇数行のゲートラインGL1、GL3、・・・を走査するための奇数ドライバ2oと、偶数行のゲートラインGL2、GL4、・・・を走査するための偶数ドライバ2eとからなる。奇数ドライバ2oと偶数ドライバ2eは、いずれも液晶表示素子1を構成する第1基板上に形成されており、ゲートラインGL1～GL $(2n-1)$ を介して互いに接続されている。

【0045】奇数ドライバ2oには、後述するstart信号INと、制御信号Φ1、CKがコントローラ4から供給される。一方、偶数ドライバ2eには、後述する制御信号Φ2、 $\neg CK$ （ \neg は、論理否定を表す。以下、同じ）がコントローラ4から供給される。これら制御信号CK、 $\neg CK$ は選択信号としてゲートラインGL1～GL $2n$ に出力される。なお、ゲートドライバ2の詳細な回路構成については、詳しく後述する。

【0046】データドライバ3は、コントローラ4から供給された画像データIMGを順次蓄積し、1行分の画像データIMGを蓄積したところで、コントローラ4からの制御信号cntに従って、蓄積した画像データIMGに対応する電圧のデータ信号を液晶表示素子1のデータラインDL上に出力する。

【0047】コントローラ4は、外部から受け取った情報に基づいて画像を内部のフレームメモリ4fmに展開し、フレームメモリ4fmに展開した画像を順次読み出して、画像データIMGとしてデータドライバ3に供給する。コントローラ4は、また、ゲートドライバ2の動作をスタートさせるためのstart信号IN、ゲートドライバ2の動作を制御するための制御信号Φ1、Φ2、CK、 $\neg CK$ 、及びデータドライバ3の動作を制御するための制御信号cntを生成し、それぞれ所定のタイミングで出力する。

【0048】次に、液晶表示素子1、ゲートドライバ2及びデータドライバ3の配置について、図2を参照して説明する。図2に示すように、パネル10において、液晶表示素子1の左側に奇数ドライバ2oが配置され、右側に偶数ドライバ2eが配置される。また、液晶表示素子1の上側に、データドライバ3が配置される。そし

(8)

13

て、パネル内のこれらの形成されていない場所に、コントローラ4からの信号を供給するための配線が形成され、液晶表示素子1はパネル10の中央に配置されることとなる。

【0049】なお、液晶表示素子1が、第1基板上にマトリクス状に形成されているTFT1aを有するのに対して、ゲートドライバ2は、後述するように複数のTFTとそれを結ぶ配線とによって概略構成される。このため、液晶表示素子1のTFT1aを形成する工程において、ゲートドライバ2を形成することができる。また、データドライバ3も、一般に、その構成要素としてTFTを含むため、液晶表示素子1の製造プロセスにおいて同時に形成することができる。

【0050】次に、ゲートドライバ2の回路構成について、図3を参照して詳しく説明する。図3に示すように、奇数ドライバ2oの各段RS1o(i)及び偶数ドライバ2eの各段RS1e(i)は、それぞれ5つのnチャネル型のTFT201~205を備える(但し、 $i=1, 2, \dots, n$)。TFT201~205の半導体層は、アモルファスシリコン或いはポリシリコンによって構成されている。

【0051】但し、奇数ドライバ2oの各段RS1o(i)と偶数ドライバ2eの各段RS1e(i)とでは、TFT201のゲート及びTFT204のドレインに供給される信号が互いに異なる。すなわち、奇数ドライバ2oの各段RS1o(i)においては、TFT201のゲートに制御信号Φ1が、TFT204のドレインに制御信号CKが、それぞれコントローラ4から供給される。偶数ドライバ2eの各段RS1e(i)においては、TFT201のゲートに制御信号Φ2が、TFT204のドレインに制御信号¬CKが、それぞれコントローラ4から供給される。

【0052】なお、制御信号Φ1は制御信号CKがローレベルのとき、制御信号Φ2は制御信号CKがハイレベル(すなわち、制御信号¬CKがローレベル)のとき、それぞれ交互に立ち上がり、そのハイレベルの電圧が、奇数ドライバ2oのTFT201のゲートと偶数ドライバ2eのTFT201のゲートとに、それぞれ印加される。

【0053】以下、奇数ドライバ2oの第1段RS1o(1)を例として、奇数ドライバ2oの構成及び機能について、説明する。

【0054】奇数ドライバ2oの第1段RS1o(1)において、TFT201のゲートには、制御信号Φ1が印加され、ドレインには、start信号INが供給される。TFT201のゲートがオン時にドレインソース間を流れる電流によってTFT201のソースとTFT202、204のゲートとの間の配線にそれぞれ形成されている配線容量C2、C4がチャージされる。配線容量C2、C4は、TFT201がオフされた後、次に

14

制御信号Φ1が印加されてTFT201がオンされるまでハイレベルに保持される。

【0055】TFT203のゲートとドレインには、基準電圧Vddが印加されており、TFT203は常にオン状態となっている。配線容量C2がチャージされておらず、TFT202がオフされているときに、TFT205のゲートとの間の配線に形成されている配線容量C5に基準電圧Vddがチャージされる。配線容量C2がチャージされると、TFT202がオンされ、TFT202のドレインソース間に貫通電流が流れる。このとき、TFT202、203は、いわゆるEE型構成としているため、TFT203が完全オフ抵抗とならないため、配線容量C5が完全にディスチャージされることとはならない場合があるが、TFT205の閾値電圧Vthより充分低い電圧となり、TFT205がオフされる。

【0056】このとき、制御信号Φ1がローレベルのためTFT201はオフ状態であるので、配線容量C4は、start信号INによりチャージされている状態が保持されている。TFT204のドレインには、制御信号CKが供給されており、タイミングT1において制御信号CKがハイレベルになると、TFT204のドレインソース間に電流が流れ、ハイレベルの選択信号が液晶表示素子1の第1行のゲートラインGL1に出力される。このとき、出力される選択信号電位が高いほどTFT204のゲートソース間のゲート絶縁膜及びゲートドレイン間のゲート絶縁膜の寄生容量がチャージアップされるため容量C4のチャージ電圧が高くなり、TFT204の選択信号は飽和電圧まで達することができる。このハイレベルの選択信号は、ゲートラインGL1を介して偶数ドライバ2eの第1段RS1e(1)に供給される。

【0057】その後、制御信号CKがローレベルとなり、液晶表示素子1のゲートラインGL1へのハイレベルの選択信号の出力が停止される。なお、次に制御信号Φ1が再びハイレベルになると、配線容量C2、C4がディスチャージされてTFT202、204がオフ状態に、さらに配線容量C5がチャージされてTFT205がオン状態となる。このため、次のフレームまで、第1行のゲートラインGL1の電位がハイレベルになることはない。

【0058】なお、奇数ドライバ2oの他の段RS1e(i)における動作は、start信号INをゲートラインGL2(i-1)からの信号に入れ替えれば、奇数ドライバ2oの第1段RS1o(1)と実質的に同一である。また、偶数ドライバ2eの各段RS1e(i)における動作は、start信号INをゲートラインGL2i-1からの信号に、制御信号Φ1を制御信号Φ2に、制御信号CKを¬CKにそれぞれ入れ替えれば、奇数ドライバ2oの第1段RS1o(1)と実質的に同一

(9)

15

である。

【0059】以下、この実施の形態にかかる液晶表示装置の動作について、図4のタイミングチャートで示されるゲートドライバ2の動作を中心として説明する。

【0060】タイミングT0からT1の間、ハイレベルのstart信号INがコントローラ4から奇数ドライバ2oの第1段RS1o(1)(以下、奇数第1段という)のTFT201のドレインに供給される。次に、タイミングT0からT1の間の一定の期間、制御信号Φ1が立ち上がり、奇数ドライバ2oの各段RS1o(i)のTFT201をオンする。これにより、奇数第1段の配線容量C2、C4がチャージされ、その信号レベルがハイレベルとなる。

【0061】このとき、奇数第1段のTFT202のゲートの電位がハイレベルとなり、奇数第1段のTFT202がオンする。奇数第1段のTFT202がオフのとき、奇数第1段のTFT203を介して供給されている基準電圧Vddによって配線容量C5の信号レベルはハイレベルとなっているが、奇数第1段のTFT202がオンすることによって奇数第1段のTFT203を介して供給されている基準電圧Vddがグラウンドに落とされる。すなわち、奇数第1段の配線容量C5がディスチャージされ、その信号レベルがローレベルとなり、奇数第1段のTFT205がオフする。

【0062】また、同時に奇数第1段のTFT204のゲートの電位がハイレベルとなり、奇数第1段のTFT204もオンする。このように、奇数第1段の配線容量C2、C4の信号レベルがハイレベル、配線容量C5の信号レベルがローレベルとなっている状態は、次にタイミングT2からT3の間で制御信号Φ1が立ち上がって、奇数第1段のTFT201を介して配線容量C2、C4がディスチャージされるまで続く。

【0063】次に、タイミングT1において、制御信号CKがハイレベルとなる。ここで、奇数第1段のTFT204がオン、奇数第1段のTFT205がオフとなっていることから、奇数第1段からハイレベルの選択信号OUT1が、第1行のゲートラインGL1に出力される。ここで、奇数第1段のTFT204の寄生容量により奇数第1段のTFT204のゲート電圧がより高くなり、制御信号CKのハイレベルの電圧をVHとすると、奇数第1段のTFT204から出力される電圧は飽和されて、ほとんど減衰されずにほぼ電圧VHで選択信号OUT1としてゲートラインGL1に出力される。ゲートラインGL1に出力されている選択信号OUT1は、タイミングT2で制御信号CKがローレベルに変化すると、ローレベルとなる。

【0064】タイミングT1～T2の間、ゲートラインGL1の電位がハイレベルになると、液晶表示素子1の第1行のTFT1aがオンする。このとき、データドライバ3は、コントローラ4からの制御信号cntに従っ

16

て、タイミングT0～T1の間で取り込んでおいた第1行の画像データIMGに対応する表示信号を、各データラインDLに出力する。この表示信号は、オンしているTFT1aを介して第1行の画素容量1bに書き込まれ、書き込まれた表示信号に従ってその間の液晶の配向状態が変化することで、表示信号に対応した画像が表示される。

【0065】なお、タイミングT0からT1の間で、制御信号Φ1が立ち上がっても、奇数ドライバ2oの2段目以降RS1o(2)、RS1o(3)、・・・のTFT201のドレインにはハイレベルの信号が供給されていない。このため、奇数ドライバ2oの2段目以降RS1o(2)、RS1o(3)、・・・の配線容量C2、C4がこのときチャージされることはない。従って、これらからゲートラインGL3、GL5、・・・に出力される選択信号OUT3、5、・・・は、ローレベルのままである。

【0066】また、タイミングT1～T2の間、液晶表示素子1の第1行のゲートラインGL1のハイレベルの選択信号OUT1は、偶数ドライバ2eの第1段RS1e(1)(以下、偶数第1段という)のTFT201のドレインに供給されている。タイミングT1～T2の間の一定の期間、制御信号Φ2が立ち上がると、偶数ドライバ2eの各段RS1e(i)のTFT201をオンする。これにより、偶数第1段の配線容量C2、C4がチャージされ、その信号レベルがハイレベルとなる。

【0067】このとき、偶数第1段のTFT202のゲートの電位がハイレベルとなり、偶数第1段のTFT202がオンする。偶数第1段のTFT202がオフのとき、偶数第1段のTFT203を介して供給されている基準電圧Vddによって配線容量C5の信号レベルはハイレベルとなっているが、偶数第1段のTFT202がオンすることによって偶数第1段のTFT203を介して供給されている基準電圧Vddがグラウンドに落とされる。すなわち、偶数第1段の配線容量C5がディスチャージされ、その信号レベルがローレベルとなり、偶数第1段のTFT205がオフする。

【0068】また、同時に偶数第1段のTFT204のゲートの電位がハイレベルとなり、偶数第1段のTFT204もオンする。このように、偶数第1段の配線容量C2、C4の信号レベルがハイレベル、配線容量C5の信号レベルがローレベルとなっている状態は、次にタイミングT3からT4の間で制御信号Φ2が立ち上がって、偶数第1段のTFT201を介して配線容量C2、C4がディスチャージされるまで続く。

【0069】次に、タイミングT2において、制御信号CKがハイレベルとなる。ここで、偶数第1段のTFT204がオン、偶数第1段のTFT205がオフとなっていることから、偶数第1段からハイレベルの選択信号OUT2が、第2行のゲートラインGL2に出力され

(10)

17

る。ここで、偶数第1段のTFT204の寄生容量により偶数第1段のTFT204のゲート電圧がより高くなり、制御信号 \neg CKのハイレベルの電圧をVHとすると、偶数第1段のTFT204から出力される電圧は飽和されて、ほとんど減衰されずにほぼ電圧VHで選択信号OUT2としてゲートラインGL2に出力される。ゲートラインGL2に出力されている選択信号OUT1は、タイミングT3で制御信号 \neg CKがローレベルに変化すると、ローレベルとなる。

【0070】タイミングT2~T3の間、ゲートラインGL2の電位がハイレベルになると、液晶表示素子1の第2行のTFT1aがオンする。このとき、データドライバ3は、コントローラ4からの制御信号cntに従って、タイミングT1~T2の間で取り込んでおいた第2行の画像データIMGに対応する表示信号を、各データラインDLに出力する。この表示信号は、オンしているTFT1aを介して第2行の画素容量1bに書き込まれ、書き込まれた表示信号に従ってその間の液晶の配向状態が変化することで、表示信号に対応した画像が表示される。

【0071】なお、タイミングT2からT3の間で、制御信号 Φ 3が立ち上がっても、偶数ドライバ2eの2段目以降RS1e(2), RS1e(3), ...のTFT201のドレインにはハイレベルの信号が供給されていない。このため、偶数ドライバ2eの2段目以降RS1e(2), RS1e(3), ...の配線容量C2, C4がこのときチャージされることはない。従って、これらからゲートラインGL4, GL6, ...に出力される選択信号OUT4, 6, ...は、ローレベルのままである。

【0072】以下、同様にして、タイミングT(2n+1)までゲートラインGL1~GL2nに出力される選択信号OUT1~OUT2nがハイレベルとなる。そして、次の垂直期間のタイミングT0で同様にしてコントローラ4からstart信号INが奇数ドライバ2oの第1段RS1o(1)に供給され、同様の処理が繰り返される。

【0073】なお、1垂直期間1V内において、すでに出力する選択信号OUTiがハイレベルとなる期間を過ぎた奇数ドライバ2oの段RS1o(i)または偶数ドライバ2eの段RS2e(i)には、制御信号 Φ 1または Φ 2が立ち上がっても、TFT201のドレインにハイレベルの信号が供給されることはない。従って、配線容量C2, C4がチャージされることがなく、ゲートラインGL1~GL2nは、1垂直期間内においていずれか1本ずつが順次選択されることとなる。

【0074】ここで、関連技術として、上記の奇数ドライバ2oの各段と偶数ドライバ2eの各段とを実質的に一列に配置した構成のシフトレジスタからなるゲートドライバを、図5に示す。

18

【0075】図5に示すゲートドライバでは、各段RS2o(1), RS2e(1), ...の構成は、図3に示したものと同一であるが、例えば、奇数段RS2o

(1)の出力信号は、液晶表示素子のゲートラインGL1に出力されるものの、ゲートラインGL1を介することなく、偶数段RS2e(1)にその入力信号として入力されている。このゲートドライバは、図2に示したゲートドライバと同様に、図4のタイミングチャートに従って動作する。このため、各段RS2o(1), RS2e(1), ...からの出力信号のレベルが減衰することがない。

【0076】しかしながら、このゲートドライバを適用した液晶表示装置では、パネル上における液晶表示素子とゲートドライバとの配置は、従来例の図12に示したものと様になる。従って、表示領域の大きさという観点からすると好ましいものではなく、一方、表示領域を大きくするため、液晶表示素子をこのゲートドライバが形成されていない方に片寄ってパネル上に配置した場合には、液晶表示素子の位置バランスという観点からすると好ましいものとはならない。

【0077】以上説明したように、この実施の形態にかかる液晶表示装置では、ゲートドライバ2を、奇数番目のゲートラインGL1, GL3, ...を走査する奇数ドライバ2oと、偶数番目のゲートラインGL2, GL4, ...を操作する偶数ドライバ2eとに分け、それぞれを液晶表示素子1を挟むように配置している。さらに、出力バッファを介することなく制御信号CKまたは制御信号 \neg CKのレベルを、そのままゲートラインGL1~GL2nに出力する選択信号OUT1~OUT2nとして出力しているため、奇数ドライバ2o及び偶数ドライバ2eが出力バッファを要する必要がない。このため、液晶表示素子1の画素電極等が形成されてる第1基板上にゲートドライバ2を形成した場合に、画素電極の領域(表示領域)を大きくとったまま、表示領域を中央にバランスよく配置することができる。

【0078】また、上記の奇数ドライバ2o及び偶数ドライバ2eからなるゲートドライバ2は、関連技術として図5に示した、液晶表示素子1の一方側にのみ配置されるゲートドライバに供給する制御信号と同一の制御信号をコントローラ4から供給すれば駆動することができる。このため、コントローラ4の構成を複雑にすることがなく、また、コントローラ4とゲートドライバ2とを接続する制御端子の数も、図5に示したゲートドライバに比べて増加させることがない。

【0079】さらに、この実施の形態にかかる液晶表示装置では、コントローラ4から奇数ドライバ2oまたは偶数ドライバ2eの各段RS1o(i), RS1e

(i)に供給される制御信号CKまたは制御信号 \neg CKのレベルを、そのままゲートラインGL1~GL2nに出力する選択信号OUT1~OUT2nとして出力する

(11)

19

ことができる。このため、高精細の液晶表示素子1に適用してゲートドライバ2の段数が多くなっても、各段からの出力信号レベルが減衰することがない。

【0080】さらに、この実施の形態にかかる液晶表示装置では、奇数ドライバ2o及び偶数ドライバ2eからなるゲートドライバ2は、実質的にTFT201~204を組み合わせた回路からなり、また、液晶表示素子1の第1基板上に形成されている。このため、液晶表示素子1の第1基板上にTFTを形成するのと同じのプロセスでゲートドライバ2を形成することができるので、液晶表示素子全体の製造工数を少なくし、製造コストを低くすることができる。

【0081】[第2の実施の形態] この実施の形態にかかる液晶表示装置の全体構成は、第1の実施の形態で示したもの(図1)とほぼ同じである。また、液晶表示素子1、奇数ドライバ2o、偶数ドライバ2e及びデータドライバ4のパネル上での配置も、第1の実施の形態で示したもの(図1)と実質的に同じである。

【0082】但し、この実施の形態にかかる液晶表示装置では、ゲートドライバ2の構成が、第1の実施の形態のものとは異なる。また、奇数ドライバ2oにさらに後述する制御信号Φ4が、偶数ドライバ2eにさらに後述する制御信号Φ3が、それぞれコントローラ4から供給される。

【0083】図6は、この実施の形態におけるゲートドライバ2の回路構成を示す図である。このゲートドライバ2の各段には、第1の実施の形態で示したもの(図5)にTFT206が加えられており、また、ゲートドライバ2は、各段とは別に設けられた1つのTFT207を有する。

【0084】TFT207は、制御信号Φ3がハイレベルとなっているときにオンされ、コントローラ4から供給されたstart信号INを偶数ドライバ2eの第n段RS2e(n)の配線容量C2、C4に供給する。そして、制御信号CKがハイレベルになると制御信号CKと実質的に同レベルの選択信号OUT2nが最終段RS2(n)からゲートラインGL2nに出力される。選択信号OUT2nによりゲートラインGL2nがハイレベルになっているときに、制御信号Φ4がハイレベルとなると、奇数ドライバ2oの第n段RS2o(n)のTFT206がオンし、第n段RS2o(n)の配線容量C2、C4がチャージされる。

【0085】コントローラ4から出力される制御信号Φ3は、偶数ドライバ2eの各段RS2e(i)(但し、iは1からnまでの整数)のTFT206をオンさせて、ゲートラインGL(2i+1)に出力されている選択信号OUT(2i+1)またはstart信号INにより偶数ドライバ2eの第i段の配線容量C2、C4をチャージする。そして、コントローラ4から出力される制御信号Φ4は、奇数ドライバ2oの各段RS2o

20

(i)のTFT206をオンさせて、ゲートラインGL2iに出力されている選択信号OUT2iにより奇数ドライバ2oの第i段の配線容量C2、C4をチャージする。

【0086】以下、この実施の形態におけるゲートドライバ2の動作について説明する。この実施の形態では、ゲートドライバ2は、制御信号Φ1、Φ2、Φ3、Φ4に従って、順方向と逆方向との双方に動作することができる。以下、順方向と逆方向のそれぞれに分けて、ゲートドライバ2の動作を説明する。

【0087】まず、順方向動作について、図7のタイミングチャートを参照して説明する。図示するように、制御信号Φ3、Φ4は、常にローレベルとなっている。このため、TFT206、207は、常にオフされており、この場合のゲートドライバ2の動作は、図4に示した第1の実施の形態におけるものと実質的に同一となる。

【0088】次に、逆方向動作について、図8のタイミングチャートを参照して説明する。図示するように、制御信号Φ1、Φ2は、常にローレベルとなっている。制御信号Φ3、Φ4がハイレベルとなるタイミングは、それぞれ順方向動作での制御信号Φ1、Φ2と同様に互い違いである。

【0089】タイミングT0からT1の間で制御信号Φ3がハイレベルになると、偶数ドライバ2eの第n段RS2e(n)の配線容量C2、C4にstart信号INがチャージされる。このとき、偶数ドライバ2eの第n段RS2e(n)内のTFT202~205は、第1の実施の形態で説明したのと同様に動作して、タイミングT1からタイミングT2の間において、制御信号CKがハイレベルになると、偶数ドライバ2eの第n段RS2e(n)からゲートラインGL2nにハイレベルの選択信号OUT2nが出力される。

【0090】タイミングT1からT2の間で制御信号Φ4がハイレベルになると、奇数ドライバ2oの第n段RS2o(n)のTFT206がオンし、選択信号OUT2nがゲートラインGL2nを介して奇数ドライバ2oの第n段RS2o(n)の配線容量C2、C4にチャージされる。このとき、奇数ドライバ2oの第n段RS2o(n)内のTFT202~205は、第1の実施の形態で説明したのと同様に動作して、タイミングT2からタイミングT3の間において制御信号CKがハイレベルになると、奇数ドライバ2oの第n段RS2o(n)からゲートラインGL2n-1にハイレベルの選択信号OUT(2n-1)が出力される。

【0091】以降、同様の動作を繰り返すことによって、1水平期間毎に選択信号OUT2n、OUT(2n-1)、……、OUT3、OUT2、OUT1の順にハイレベルとなっていき、液晶表示素子1のゲートラインGL2n、GL(2n-1)、……、GL3、GL2、

(12)

21

GL1に出力される。

【0092】なお、コントローラ4は、ゲートドライバ2に供給している制御信号 $\Phi 1 \sim \Phi 4$ の状態に関わらず、フレームメモリ4fmに展開している画像を正順に読み出して、画像データIMGとして、データドライバ3に供給する。

【0093】データドライバ3は、コントローラ4からの制御信号cntに従って、供給された画像データIMGを順次取り込んでいき、取り込んだ1行分の画像データに対応する表示信号を、対応するゲートラインGL1～GL2nが選択されている水平期間において、データラインDLのそれぞれに出力する。これにより、ゲートラインGL1～GL2nの選択によってオンされているTFT1aを介して、画素容量1bに表示信号が書き込まれ、各画素容量1bに書き込まれた表示信号に従った画像が、液晶表示素子1上に表示されることとなる。

【0094】以下、この実施の形態にかかる液晶表示装置において、液晶表示素子1上に表示される画像について、具体例を以て説明する。ここで、コントローラ4内のフレームメモリ4fmには、図9(a)に示すような画像が展開されているものとする。

【0095】コントローラ4は、図9(a)に示すフレームメモリ4fmに展開されている画像を、座標(1, 1)～(m, 1), (2, 1)～(m, 2), ..., (1, 2n)～(m, 2n)の順で読み出していき、画像データIMGとしてデータドライバ3に供給する。データドライバ3は、コントローラ4から供給された画像データIMGを蓄積し、対応する表示信号を順次データラインDLのそれぞれに出力することで、選択されている行の画素容量1bに書き込んでいく。

【0096】ゲートドライバ2の動作として順方向動作が選択されている場合には、ゲートドライバ2は、ゲートラインGL1, GL2, ..., GL2nの順で走査する。このため、液晶表示素子1の1行目の画素容量1bに書き込まれる表示信号は、フレームメモリ4fmの座標(1, 1)～(m, 1)に展開されている画像データIMGに対応したものとなり、2行目の画素容量1bに書き込まれる表示信号は、座標(2, 1)～(m, 2)に展開されている画像データIMGに対応したものとなり、2n行目の画素容量1bに書き込まれる表示信号は、座標(1, 2n)～(m, 2n)に展開されている画像データIMGに対応したものとなる。従って、液晶表示素子1上に表示される画像は、図9(b)に示すようにフレームメモリ4fmに展開されている画像と同じになる。

【0097】一方、ゲートドライバ2の動作として逆方向動作が選択されている場合には、ゲートドライバ2は、ゲートラインGL2n, GL(2n-1), ..., GL1の順で走査する。このため、液晶表示素子1の2n行目の画素容量1bに書き込まれる表示信号は、

22

フレームメモリ4fmの座標(1, 1)～(m, 1)に展開されている画像データIMGに対応したものとなり、(2n-1)行目の画素容量1bに書き込まれる表示信号は、座標(2, 1)～(m, 2)に展開されている画像データIMGに対応したものとなり、1行目の画素容量1bに書き込まれる表示信号は、座標(1, 2n)～(m, 2n)に展開されている画像データIMGに対応したものとなる。従って、液晶表示素子1上に表示される画像は、図9(c)に示すようにフレームメモリ4fmに展開されている画像を上下反転したものになる。

【0098】以上説明したように、この実施の形態にかかる液晶表示装置では、コントローラ4からゲートドライバ2(奇数ドライバ2o及び偶数ドライバ2e)に供給する制御信号 $\Phi 1 \sim \Phi 4$ を制御するだけで、フレームメモリ4fmに展開されている画像を上下反転して液晶表示素子1上に表示することができる。このため、第1の実施の形態での効果に加えて、画像の反転表示のための制御が容易になるという効果が得られる。

【0099】[第3の実施の形態] 上記第1、第2の実施の形態では、本発明を液晶表示装置に適用した場合について説明したが、この実施の形態では、本発明をCCD(Charge Coupled Device)撮像装置に適用した場合について説明する。

【0100】図10は、この実施の形態にかかるCCD撮像装置の構成を示すブロック図である。図示するように、このCCD撮像装置は、CCD撮像素子5と、奇数ドライバ2o及び偶数ドライバ2eからなるゲートドライバ2と、データドライバ6と、コントローラ7とから構成されている。

【0101】CCD撮像素子5は、光の検出により低抵抗化する撮像素素としてのCCD5bが基板上にマトリクス状に形成されてなるもので、CCD5bのアノードは、それぞれに対応して同一の基板上に形成されたTFT5aのソースに接続され、カソードは接地されている。TFT5aのゲートは、マトリクスの行方向に伸延して形成されたゲートラインGL1～GL2nに、ドレインはデータラインDLに接続されている。

【0102】ゲートドライバ2としては、上記の第1、第2の実施の形態で示したもののいずれをも用いることができる。但し、奇数ドライバ2oと偶数ドライバ2eとは、CCD撮像素子5が形成されているのと同じ基板上に形成されており、これらの間は、CCD撮像素子5が有するゲートラインGL1～GL2nを介して互いに接続されている。

【0103】データドライバ6は、所定のレベルの電圧を1選択期間内の一定期間各データラインDLに出力すると共に、ゲートドライバ2によって選択されているゲートラインGL1～GL2nに対応するCCD5bの抵抗変化により降下した各データラインDLの電位を読み

(13)

23

出す。データドライバ6は、読み出したデータラインDLのそれぞれの電位を、撮像信号imgとして取り込み、順次コントローラ7に供給する。

【0104】コントローラ7は、第1、第2の実施の形態のコントローラ4と同様に、start信号IN、制御信号Φ1、CK、（及び制御信号Φ3）を奇数ドライバ2oに供給し、制御信号Φ2、 \neg CK、（及びstart信号IN、制御信号Φ4）を偶数ドライバ2eに供給して、ゲートドライバ2の動作を制御する。また、制御信号cntによりデータドライバ6の動作を制御すると共に、データドライバ6によって読み出された撮像信号に対応するデータを外部に出力する。

【0105】なお、CCD撮像素子5、ゲートドライバ2及びデータドライバ6は、液晶表示素子1をCCD撮像素子5に替えただけで、図2に示した位置関係で同一の基板上に形成されているものである。

【0106】以下、この実施の形態にかかるCCD撮像装置の動作について説明する。この実施の形態において、ゲートドライバ2（奇数ドライバ2o及び偶数ドライバ2e）の動作は、第1または第2の実施の形態で示したものと同一である。ここでは、ゲートドライバ2から選択信号が出力されているゲートラインGL1～GL2nに対応するCCD5bが検出した撮像信号の読み出しの動作について、説明する。

【0107】ゲートドライバ2によってゲートラインGL1～GL2nのいずれかがハイレベルとなっている期間のうちの最初の所定期間で、データドライバ6は、コントローラ7からの制御信号cntに従って、所定の電圧をデータラインDLに出力する。このとき、選択されているゲートラインGL1～GL2nに接続されたTFT5aがオン状態となっており、対応するCCD5bが光の照射を検出すると低抵抗化して、対応するデータラインDL上の電位が低くなる。

【0108】次に、データドライバ6は、コントローラ7からの制御信号cntに従って、各データラインDLの電位を撮像信号imgとして読み出す。そして、データドライバ6は、読み出した撮像信号imgを順次コントローラ7に供給していく。データドライバ6は、このような動作を、ゲートラインGL1～GL2nのそれぞれに対応して、ゲートドライバ2の動作と同期して、順次繰り返していく。

【0109】以上説明したように、上記の第1、第2の実施の形態で詳細に説明したゲートドライバ2は、液晶表示素子1のゲートラインGL1～GL2nを順次走査して画像を表示させる場合だけでなく、CCD撮像素子5のゲートラインGL1～GL2nを順次走査して、画像を撮影する場合にも適用することができる。この場合にも、上記の第1、第2の実施の形態で説明した液晶表示装置において得られる効果と同様の効果を得ることができる。

24

【0110】[実施の形態の変形] 本発明は、上記の第1～第3の実施の形態に限られず、種々の変形、応用が可能である。以下、本発明に適用可能な上記の実施の形態の変形態様について、説明する。

【0111】上記の第1～第3の実施の形態では、奇数ドライバ2oの各段RS1o(i)、RS3o(i)及び偶数ドライバ2eの各段RS1e(i)、RS3e(i)は、5つのTFT201～205或いは7つのTFT201～207によって構成されていた。しかしながら、奇数ドライバ2oの各段RS1o(i)、RS3o(i)及び偶数ドライバ2eの各段RS1e(i)、RS3e(i)の構成は、これに限るものではない。

【0112】例えば、図3及び図6のTFT203は、それ以外の抵抗素子に変えてもよい。また、奇数ドライバ2oの各段RS1o(i)、RS3o(i)及び偶数ドライバ2eの各段RS1e(i)、RS3e(i)は、TFT204のドレインに供給される制御信号CKまたは \neg CKの反転信号がゲートに供給され、TFT205のソースにドレインが接続されたTFTを、さらに備えるものとしてもよい。

【0113】上記の第1～第3の実施の形態では、液晶表示素子1またはCCD撮像素子5のゲートラインGL1～GL2nは、マトリクス状の画素の1行ずつに対応して設けられているものであった。しかしながら、例えば、2行の画素に対して1本のゲートラインが設けられ、画素の列間のそれぞれに2本のデータラインが設けられた表示素子や撮像素子を駆動する場合にも、上記の実施の形態で説明したゲートドライバ2を適用することができる。すなわち、上記のゲートドライバ2の各段が、表示素子または撮像素子のゲートラインに対応するものとすればよい。

【0114】上記の第1～第3の実施の形態では、液晶表示素子1またはCCD撮像素子5が有するゲートラインGL1～GL2nの本数2nは偶数であった。しかしながら、ゲートラインの本数は、奇数(2n+1)本であっても構わない。ゲートラインを奇数本とした場合、上記の第2の実施の形態で示したような順方向と逆方向との双方向に走査可能なゲートドライバ2では、コントローラ4、7からのstart信号INを、奇数ドライバ2oの第1段RS3o(1)または第n+1段RS3o(n+1)のいずれかに供給すればよい。そして、start信号INが奇数ドライバ2oの第n+1段RS3o(n+1)に供給された場合に、上記の第2の実施の形態と同様に、逆方向走査をすればよい。

【0115】上記の第1～第3の実施の形態では、ゲートドライバ2を構成する奇数ドライバ2oおよび偶数ドライバ2eは、液晶表示素子1またはCCD撮像素子5と同一のパネル上に形成されているものとして説明した。しかしながら、これらが同一のパネル上にない場合でも、装置全体としての液晶表示素子1またはCCD撮

(14)

25

像素子5とゲートドライバ2との位置関係、或いはゲートドライバ2へ入力する制御信号の数などにおいて、上記の場合と同様の効果を得ることができる。

【0116】上記の第1、第2の実施の形態では、本発明を、液晶表示素子1上に画像を表示する液晶表示装置に適用した場合について説明した。また、上記の第3の実施の形態では、本発明を、CCD撮像素子5の各画素のCCDで画像を撮像するCCD撮像装置に適用した場合について説明した。しかしながら、本発明は、これらに限られるものではない。

【0117】例えば、表示装置として、有機EL素子、無機EL素子、プラズマディスプレイ、或いはフィールドエミッションディスプレイなど、表示画素をマトリクス状に配置した他の表示素子を駆動するものにも適用することができる。また、撮像装置として、CCD以外のフォトセンサをマトリクス状に配置した他の撮像素子を駆動するものにも適用することができる。

【0118】上記の第1～第3の実施の形態では、偶数ドライバ2eが制御信号CKを出力していたが、制御信号CK電位の立ち下がり後に一定の期間をおいて電位が立ち上がり、制御信号CK電位の立ち上がる前の一定の期間をおいて電位が立ち下がる制御信号CK2に置き換えてもよい。

【0119】

【発明の効果】以上説明したように、本発明によれば、表示素子または撮像素子のドライバに対する面積割合を大きくすると共に、表示素子または撮像素子をほぼ中央に配置することができる。

【0120】また、走査用のドライバを表示素子または撮像素子を介して対向するように配置しても、ドライバを制御するための制御信号の種類を多くする必要がない。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態にかかる液晶表示装置の構成を示すブロック図である。

26

【図2】図1の液晶表示素子、奇数ドライバ、偶数ドライバ及びデータドライバのパネル上での配置を示す図である。

【図3】本発明の第1の実施の形態におけるゲートドライバの回路構成を示す図である。

【図4】本発明の第1の実施の形態におけるゲートドライバの動作を示すタイミングチャートである。

【図5】関連技術のゲートドライバの回路構成を示す図である。

10 【図6】本発明の第2の実施の形態におけるゲートドライバの回路構成を示す図である。

【図7】本発明の第2の実施の形態におけるゲートドライバの順方向動作を示すタイミングチャートである。

【図8】本発明の第2の実施の形態におけるゲートドライバの逆方向動作を示すタイミングチャートである。

【図9】本発明の第2の実施の形態にかかる液晶表示装置の動作例を説明する図である。

【図10】本発明の第3の実施の形態にかかるCCD撮像装置の構成を示すブロック図である。

20 【図11】第1の従来例にかかる液晶表示装置の構成を示すブロック図である。

【図12】図11の液晶表示素子、ゲートドライバ及びデータドライバのパネル上での配置を示す図である。

【図13】第2の従来例にかかる液晶表示装置の構成を示すブロック図である。

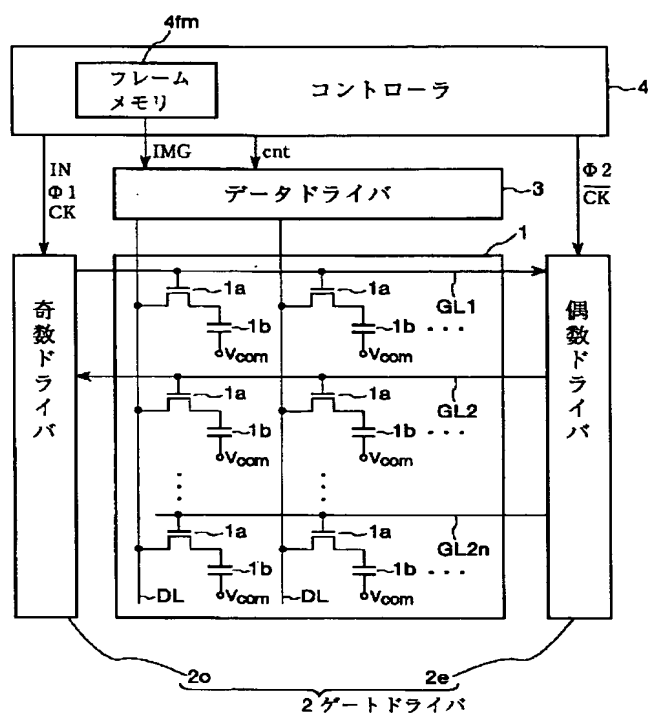
【図14】図13の液晶表示素子、ゲートドライバ及びデータドライバのパネル上での配置を示す図である。

【符号の説明】

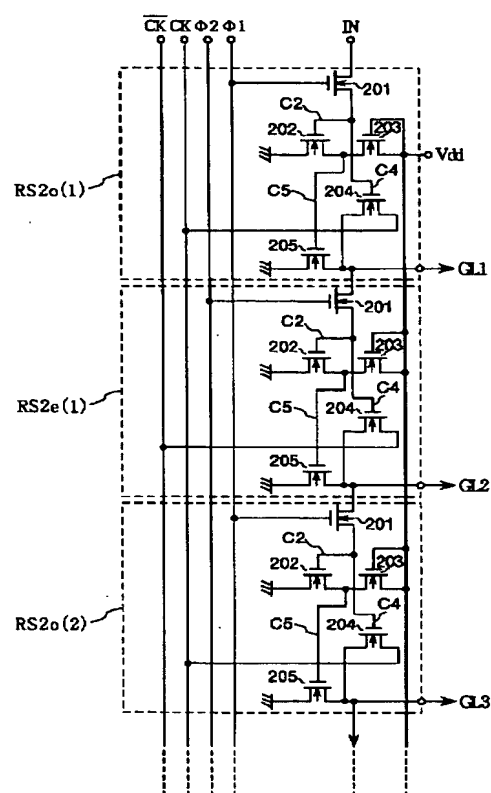
1…液晶表示素子、1a…TFT、1b…画素容量、2…ゲートドライバ、2o…奇数ドライバ、2e…偶数ドライバ、3…データドライバ、4…コントローラ、4fm…フレームメモリ、5…CCD撮像素子、6…データドライバ、7…コントローラ、201～207…TFT、GL1～GL2n…ゲートライン、DL…データライン

(15)

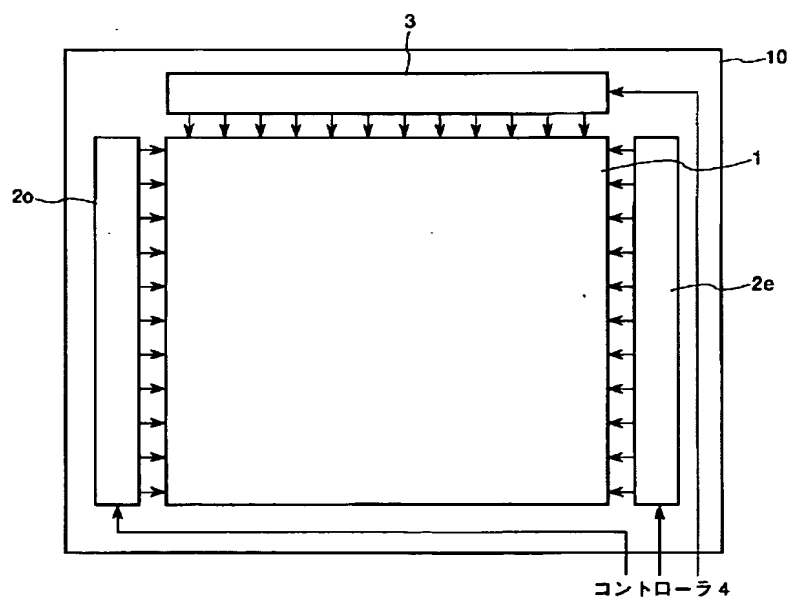
【図1】



【図5】

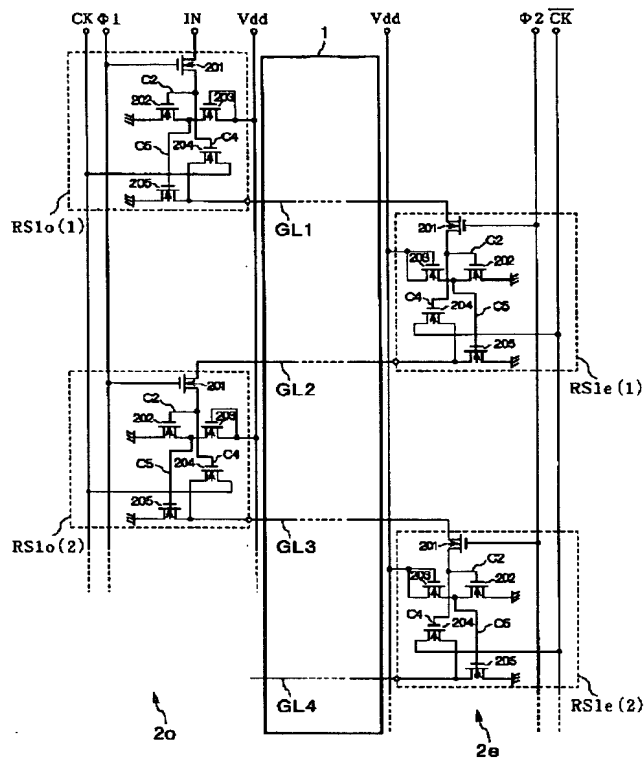


【図2】

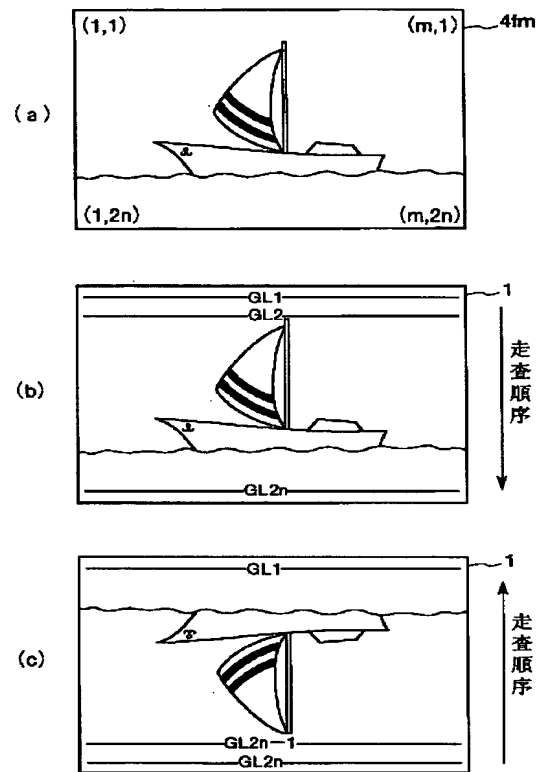


(16)

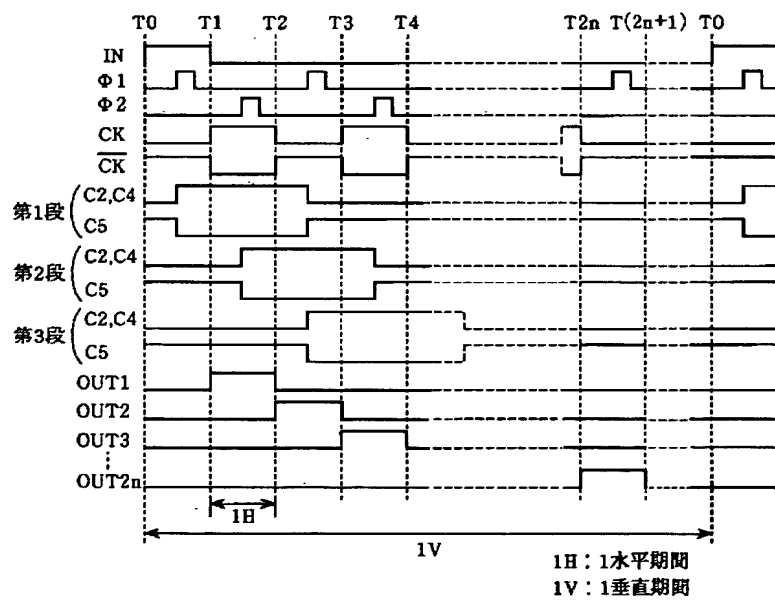
【図3】



【図9】

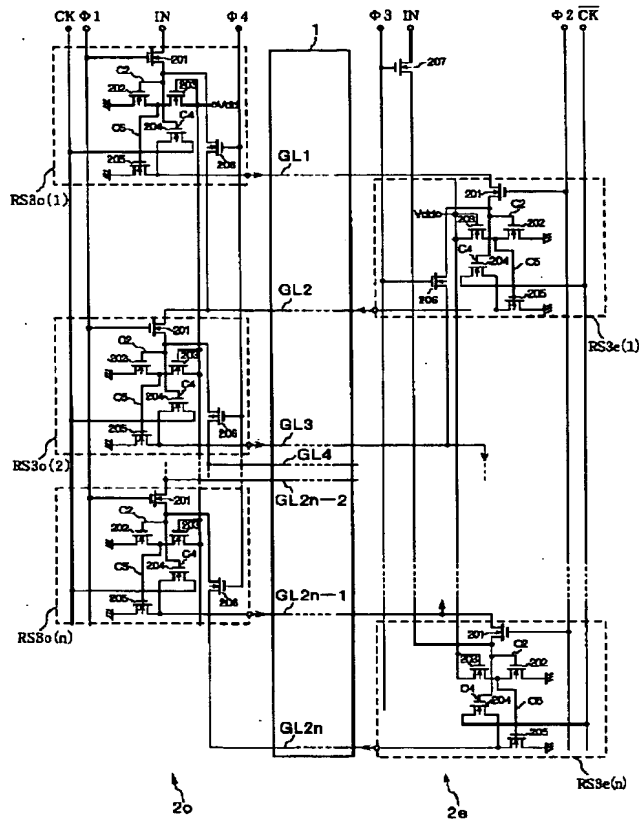


【図4】

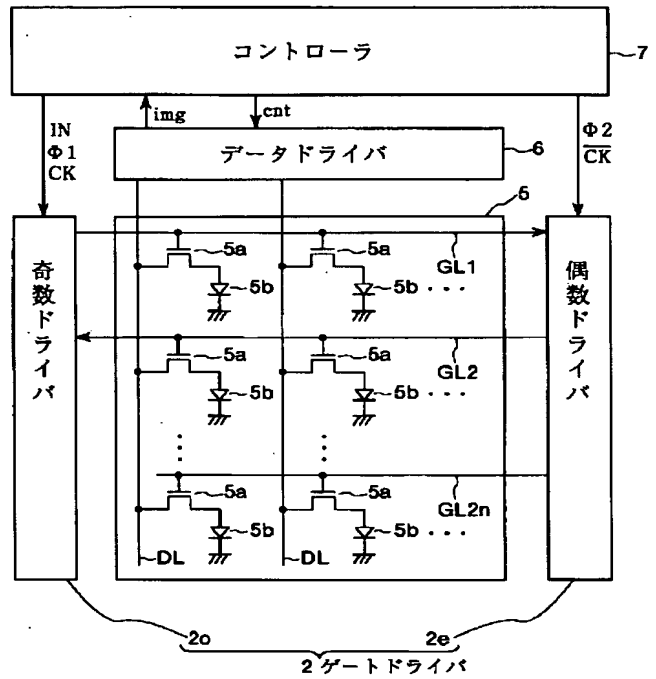


(17)

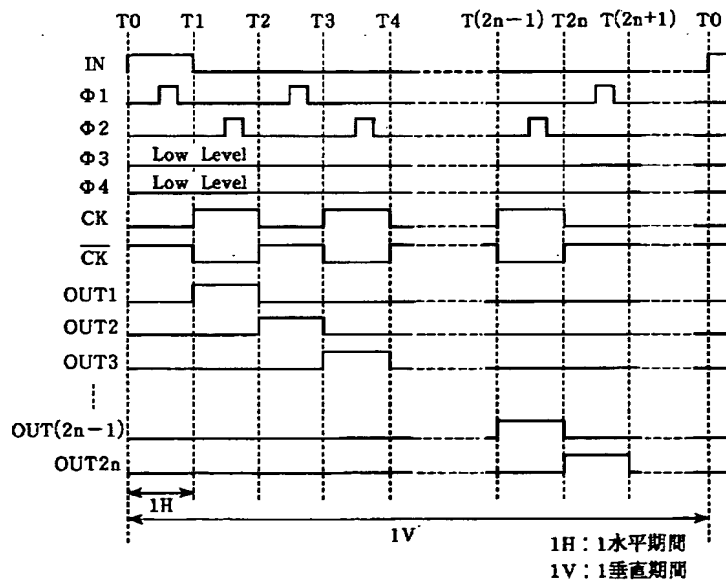
【図 6】



【図 10】

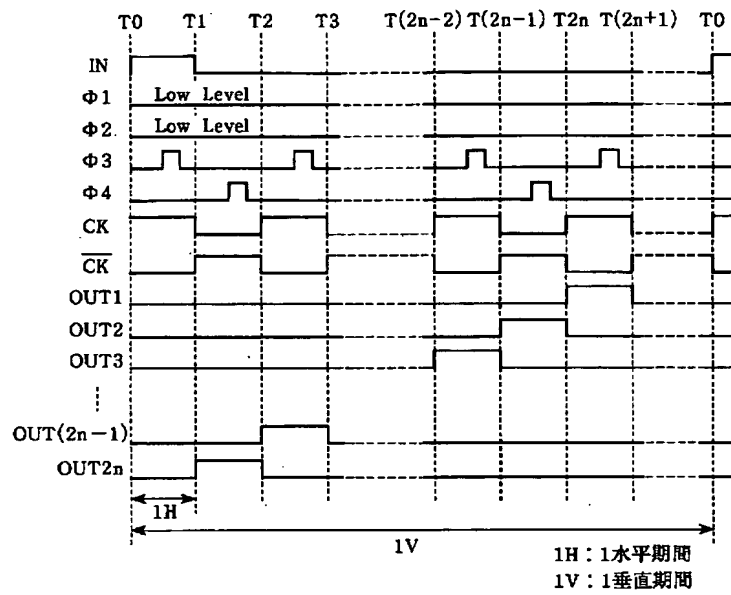


【図 7】

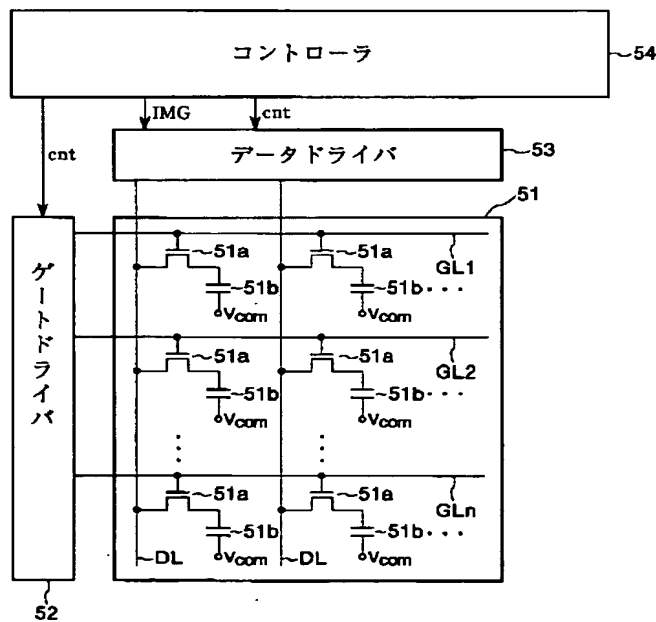


(18)

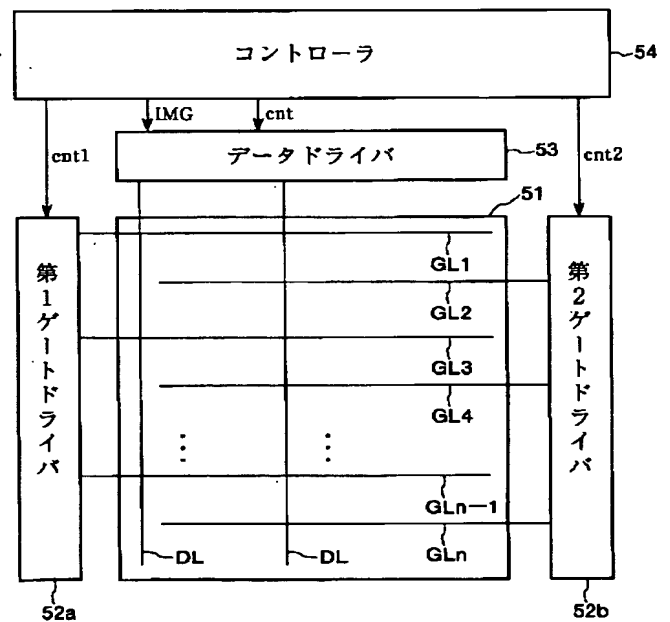
【図8】



【図11】

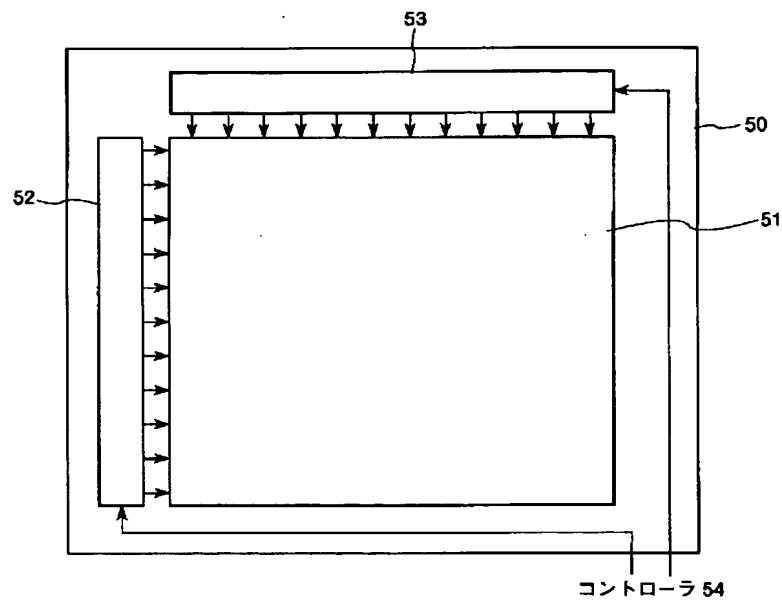


【図13】

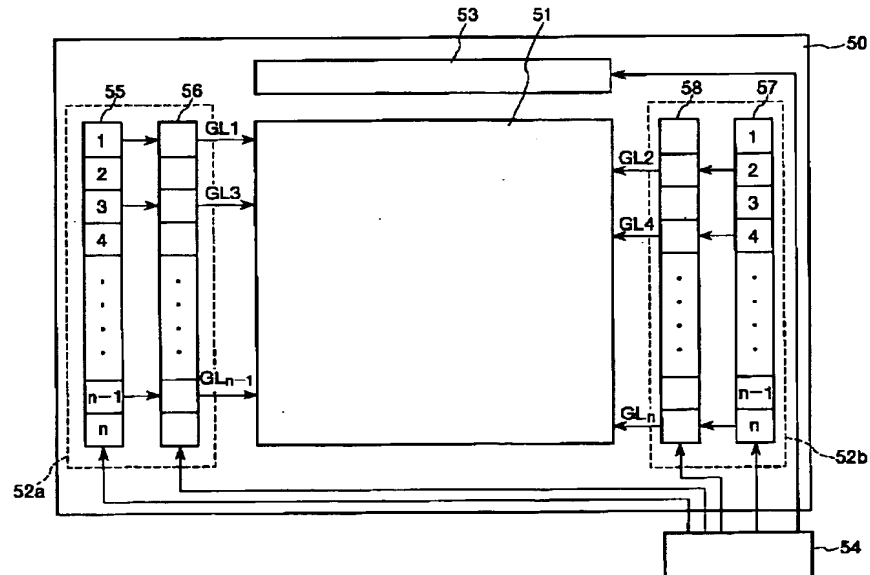


(19)

【図12】



【図14】



フロントページの続き

(51) Int. Cl. 7

H04N 5/335

5/66

識別記号

102

F I

H04N 5/66

H01L 27/14

テマコード (参考)

102A 5C080

A 5C094

(20)

F ターム (参考) 2H093 NA16 NA43 NC13 NC14 NC34
NC44 NC50 ND22 ND32 ND34
ND52
4M118 AA10 AB01 BA10 BA14 CA02
FA06 FA50
5C006 AA11 AC22 AF42 BB16 BC03
BF34 FA42
5C024 AA00 CA25 CA33 FA01 FA11
GA31 JA04 JA21 JA31
5C058 AA06 AA12 AB06 BA35
5C080 AA10 BB06 DD23 EE29 FF11
GG12 JJ01 JJ02 JJ03 JJ04
5C094 AA00 AA10 AA15 AA53 BA03
BA43 CA19 DA09 DB01 DB04
GA10